



HK32C003 数据手册

版本：1.4

发布日期：2023-12-22

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32C003 系列芯片的功能框图、存储器映射、外设接口、电气特性、管脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32C003 系列芯片。

修订记录

版本	日期	修订内容
0.99	2022/07/13	Alpha 版本发布
1.0	2023/02/05	首次发布
1.1	2023/07/19	更新“6.4 QFN20 封装”章节：增加了底部散热焊盘作为 VSS 引脚使用的图示和引脚定义说明。
1.2	2023/08/15	1. 新增 HK32C003F4S6 QFN20 封装。 2. 更新了“图 3-3 复位电路”。
1.3	2023/11/20	1. 删除“2.2 器件一览表”中有关外部中断的描述。 2. 在“3.1 结构框图”中补充了 STBAWU 模块。 3. 将“3.2.4 EEPROM”中字节编程时间 t_{erase_byte} 修改为 t_{prog_byte} 。 4. 更新了“4.2.5 工作电流特性”。 5. 将“4.2.14 ADC 特性”中的条件由 14 MHz 修改为 12 MHz。 6. 将表 6-2 TSSOP16 封装引脚定义中 PC4/WKUP 修改为 PC4_WKUP。 7. 将全文不可编辑图片替换为 Visio 图。 8. 更新了“8.1 订货代码”。
1.4	2023/12/22	1. 将“3.2.2 Flash 选项字”中的“选项字”改为“选项字节”。 2. 更新了“图 3-3 复位电路”。 3. 将“4.2.5 工作电流特性”中 Standby 模式下条件改为 core 域时钟停止。 4. 更新了“7.1.4 SOP8 封装”的尺寸。

目录

1 简介	1
2 产品概述	2
2.1 产品特性	2
2.2 器件一览表	4
3 功能介绍	6
3.1 结构框图	6
3.2 存储器映射	7
3.2.1 Flash 特性	7
3.2.2 Flash 选项字节	8
3.2.3 SRAM	8
3.2.4 EEPROM	8
3.3 CRC 计算单元	9
3.4 NVIC	9
3.5 EXTI	10
3.6 复位	10
3.6.1 系统复位	11
3.6.2 电源复位	11
3.7 时钟	11
3.7.1 时钟源	12
3.7.2 时钟树	12
3.8 供电方案	12
3.9 低功耗模式	12
3.10 独立看门狗	14
3.11 窗口看门狗	14
3.12 System Tick 定时器	14
3.13 基本定时器	14
3.14 通用定时器	14
3.15 高级定时器	15
3.16 AWU 定时器	15

3.17 STBAWU 定时器.....	15
3.18 蜂鸣器（Beeper）	15
3.19 I2C 总线.....	15
3.20 USART.....	15
3.21 SPI.....	16
3.22 GPIO	16
3.23 ADC.....	16
3.23.1 ADC 的外部触发源	17
3.23.2 AWD 唤醒功能	17
3.24 64 位 UID.....	17
3.25 调试接口	17
4 电气性能指标	18
4.1 最大绝对额定值.....	18
4.1.1 极限电压特性	18
4.1.2 极限电流特性	18
4.1.3 极限温度特性	18
4.2 工作参数	19
4.2.1 推荐工作条件	19
4.2.2 上电复位特性	19
4.2.3 上/下电复位特性	19
4.2.4 内部参考电压	19
4.2.5 工作电流特性	19
4.2.6 HSI 时钟特性	21
4.2.7 LSI 时钟特性.....	21
4.2.8 GPIO 输入时钟	21
4.2.9 Flash 存储器特性.....	22
4.2.10 IO 输入引脚特性	22
4.2.11 IO 输出引脚特性	22
4.2.12 NRST 复位管脚特性	23
4.2.13 TIM 计数器特性.....	23
4.2.14 ADC 特性.....	24

5 典型电路.....	25
6 管脚定义.....	26
6.1 QFN20 封装.....	26
6.2 TSSOP20 封装.....	27
6.3 TSSOP16 封装.....	29
6.4 SOP8 封装.....	30
6.5 引脚复用（AF）功能表.....	31
6.6 IOMUX 引脚功能多重映射	32
7 封装参数.....	33
7.1 封装尺寸	33
7.1.1 QFN20 封装	33
7.1.2 TSSOP20 封装	36
7.1.3 TSSOP16 封装	37
7.1.4 SOP8 封装	38
7.2 丝印信息	39
7.2.1 QFN20 丝印	39
7.2.2 TSSOP20 丝印	40
7.2.3 TSSOP16 丝印	40
7.2.4 SOP8 丝印	40
8 订货信息.....	41
8.1 订货代码	41
8.2 订货包装	41
9 缩略语.....	42
10 重要提示	43

1 简介

本文档为 HK32C003 系列芯片的数据手册。HK32C003 系列芯片是由深圳市航顺芯片技术研发有限公司研发的经济型 MCU 芯片，包括以下型号：

- HK32C003J4M6（SOP8 封装）
- HK32C003D4P6（TSSOP16 封装）
- HK32C003F4P6（TSSOP20 封装）
- HK32C003F4N6（QFN20 封装）
- HK32C003F4U6（QFN20 封装）
- HK32C003F4S6（QFN20 封装）

用户可以查看《HK32C003 用户手册》，进一步了解 HK32C003 MCU 的功能。

2 产品概述

HK32C003 MCU 使用 ARM® Cortex®-M0 内核，最高工作频率 48 MHz，内置 16 Kbyte Flash、448 byte EEPROM 和 4 Kbyte SRAM。通过配置 Flash 控制器寄存器，可实现中断向量在 16 Kbyte 空间内的重映射。

HK32C003 MCU 除电源、地以外的所有引脚都可以作为 GPIO、外设 IO 或外部中断输入；在引脚数量受限应用场景中，该 MCU 提供了尽可能多的引脚信号数量。

HK32C003 MCU 内置了多种通信接口：

- 1 路高速（最高 6 Mbit/s）USART

USART 支持同步及异步全双工或半双工通信、多主机通信、LIN 协议、SmartCard 协议、IrDA SIR 编解码；可通过软件互换 RX 和 TX 引脚位置；RX/TX 极性软件可配置。在 MCU 停机模式（Stop）下，USART 支持数据接收唤醒。

- 1 路高速（最高 18 Mbit/s）SPI/I2S

SPI/I2S 支持 4 ~ 16 位数据长度的全双工或半双工通信、主/从机模式、TI 模式、NSS 脉冲模式、自动 CRC 校验和 I2S 协议。

- 1 路高速（最高 1 Mbit/s）I2C

I2C 支持 1 M bit/s、400 kbit/s、100 kbit/s 传输速率、主/从机模式、多主机模式、7/10 位寻址和 SMBus 协议。在 MCU 停机模式（Stop）下，支持数据接收唤醒。

HK32C003 MCU 内置了 1 个 16 位高级 PWM 定时器（共 4 路 PWM 输出，其中 3 路带死区互补输出），1 个 16 位通用 PWM 定时器（共 4 路 PWM 输出）和 1 个 16 位基本定时器（定时输出 CPU 中断）。

HK32C003 MCU 内置了模拟电路：1 个 12 位 1 MSPS ADC、1 个上/下电复位（POR/PDR）电路和 1 个内部参考电压（通过片内 ADC 采样得到）。

HK32C003 MCU 支持丰富的功耗模式。在低功耗模式下，该 MCU 的典型漏电电流小于 50 nA，可被内部的低功耗定时器自动唤醒。

HK32C003 MCU 工作于 -40°C ~ +85°C 的温度范围，供电电压 1.8 V ~ 3.6 V，可满足绝大部分应用环境的要求。

由于拥有丰富的外设配置，HK32C003 MCU 可适用于多种应用场景：

- 可编程控制器、打印机、扫描仪
- 电机驱动和调速控制
- 物联网低功耗传感器终端
- 无人机飞控、云台控制
- 玩具产品
- 家用电器
- 智能机器人
- 智能手表、运动手环

2.1 产品特性

- CPU 内核
 - ARM® Cortex®-M0
 - 最高时钟频率：48 MHz
 - 24 位 System Tick 定时器
 - 支持中断向量重映射（通过 Flash 控制器的寄存器配置）

- 工作电压范围：1.8 V ~ 3.6 V
- 工作温度范围：-40°C ~ +85°C
- 典型工作电流
 - 运行（Run）工作模式：3.02 mA@48 MHz@3.3V（63 μA/MHz）
 - 睡眠（Sleep）模式：1.486 mA@48 MHz@3.3V（31 μA/MHz），唤醒时间 21 ns
 - 深睡眠（Deep Sleep）模式：0.646 mA@114 kHz@3.3V，唤醒时间 7.8 μs
 - 停机（Stop）模式：30.12 μA@3.3V，唤醒时间 10 μs（可用外部引脚或内部定时器唤醒）
 - 待机（Standby）模式：20 nA@3.3V，唤醒时间 457 μs（可用外部引脚或内部定时器唤醒）
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM® CoreSight™ 调试组件（ROM-Table, DWT, BPU）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 存储器
 - 16 Kbyte Flash（128 页，每页 128 byte；32 位数据读，16 位数据写）
 - Flash 具有数据安全保护功能，可分别设置读保护和写保护
 - 448 byte EEPROM
 - 4 Kbyte SRAM
- 数据安全
 - CRC 校验硬件单元
- 时钟
 - 外部 GPIO 输入时钟：支持最高 48 MHz
 - 片内高速 HSI 时钟：48 MHz
 - 片内慢速 LSI 时钟：114 kHz
- 复位
 - 外部管脚复位
 - 电源上/下电复位（POR/PDR）
 - 软件复位
 - 看门狗（IWDG 和 WWDG）定时器复位
 - 低功耗管理复位
- GPIO 端口
 - 最多支持 18 个 GPIO 端口（TSSOP20、QFN20 封装产品）
 - 每个 GPIO 都可作为外部中断输入
 - 内置可开关的上、下拉电阻
 - 支持开漏（Open-Drain）输出
 - 输出驱动能力高、低两档可选
- IOMUX 引脚功能多重映射控制器
 - 小型封装（如 SOP8）产品，可通过 IOMUX 可以实现单根引脚对应多个 GPIO 或外设 IO 的映射控制。
- 数据通信接口

- 1 路高速（最高 6 Mbit/s）USART（在 Stop 模式下，支持数据接收唤醒）
- 1 路高速（最高 1 Mbit/s）I2C（在 Stop 模式下，支持数据接收唤醒）
- 1 路高速（最高 18 Mbit/s）SPI（支持 I2S 协议）
- 定时器及 PWM 发生器
 - 1 个 16 位高级 PWM 定时器（共 4 路 PWM 输出，其中 3 路带死区互补输出）
 - 1 个 16 位通用 PWM 定时器（共 4 路 PWM 输出）
 - 1 个 16 位基本定时器（支持 CPU 中断）
 - 2 个自动唤醒定时器：
 - AWU 定时器可在 MCU 停机（Stop）模式下工作。
 - STBAWU 定时器可在 MCU 待机（Standby）模式下工作。
- 蜂鸣器
 - 1 个蜂鸣器，可输出 1、2、4 或 8 kHz 频率脉冲。
 - 在停机（Stop）模式下，蜂鸣器可继续工作并可定时触发 ADC 采样。
- 片内模拟电路
 - 1 个 12 位 1 MSPS ADC（共 6 路内外部模拟信号输入通道，支持差分对输入）
 - 1 个上/下电复位电路
 - 1 个 0.8 V 内部参考电压（内部参考电压在片内被 ADC 采样）
- ID 标识
 - 每颗 HK32C003 芯片提供一个唯一的 64 位 ID 标识。
- 可靠性
 - 通过 HBM6000V/CDM500V/LU700mA 等级测试。

2.2 器件一览表

表 2-1 HK32C003 系列芯片特性

产品特性	HK32C003J4M6	HK32C003D4P6	HK32C003F4P6	HK32C003F4U6 HK32C003F4N6 HK32C003F4S6
工作电压	1.8 V ~ 3.6 V			
工作温度	-40°C ~ +85°C			
CPU 工作频率	48 MHz			
System Tick	1			
Flash	16 Kbyte			
EEPROM	448 byte			
SRAM	4 Kbyte			
CRC	1			
IWDG	1			
WWDG	1			
USART	1			
I2C	1			
SPI/I2S	1			
高级定时器	1			

产品特性	HK32C003J4M6	HK32C003D4P6	HK32C003F4P6	HK32C003F4U6 HK32C003F4N6 HK32C003F4S6
通用定时器	1			
基本定时器	1			
AWU 定时器	1			
蜂鸣器	1			
ADC（外部通道数）	1(3)	1(4)	1(5)	1(5)
POR/PDR	1			
内部参考电压	1			
64 位 ID 标识	1			
GPIO	6 ⁽¹⁾	14 ⁽²⁾	18	18
封装	SOP8	TSSOP16	TSSOP20	QFN20

- (1). SOP8 封装产品可同时使用的 GPIO，合计最多 6 路；通过 IOMUX 模块寄存器配置，这 6 路可从 18 路 GPIO 中任选。
- (2). TSSOP16 封装产品可同时使用的 GPIO，合计最多 14 路；通过 IOMUX 模块寄存器配置，这 14 路可从 18 路 GPIO 中任选。

3 功能介绍

3.1 结构框图

ARM® Cortex®-M0 处理器是嵌入式 32 位 RISC 处理器，它是一个低成本、低功耗的 MCU 平台，提供优秀的计算性能和先进的中断系统响应。HK32C003 MCU 拥有内置的 Cortex®-M0 内核，与 ARM 工具和软件兼容。

现以 HK32C003F4U6 为例，说明 HK32C003 MCU 的功能框图。

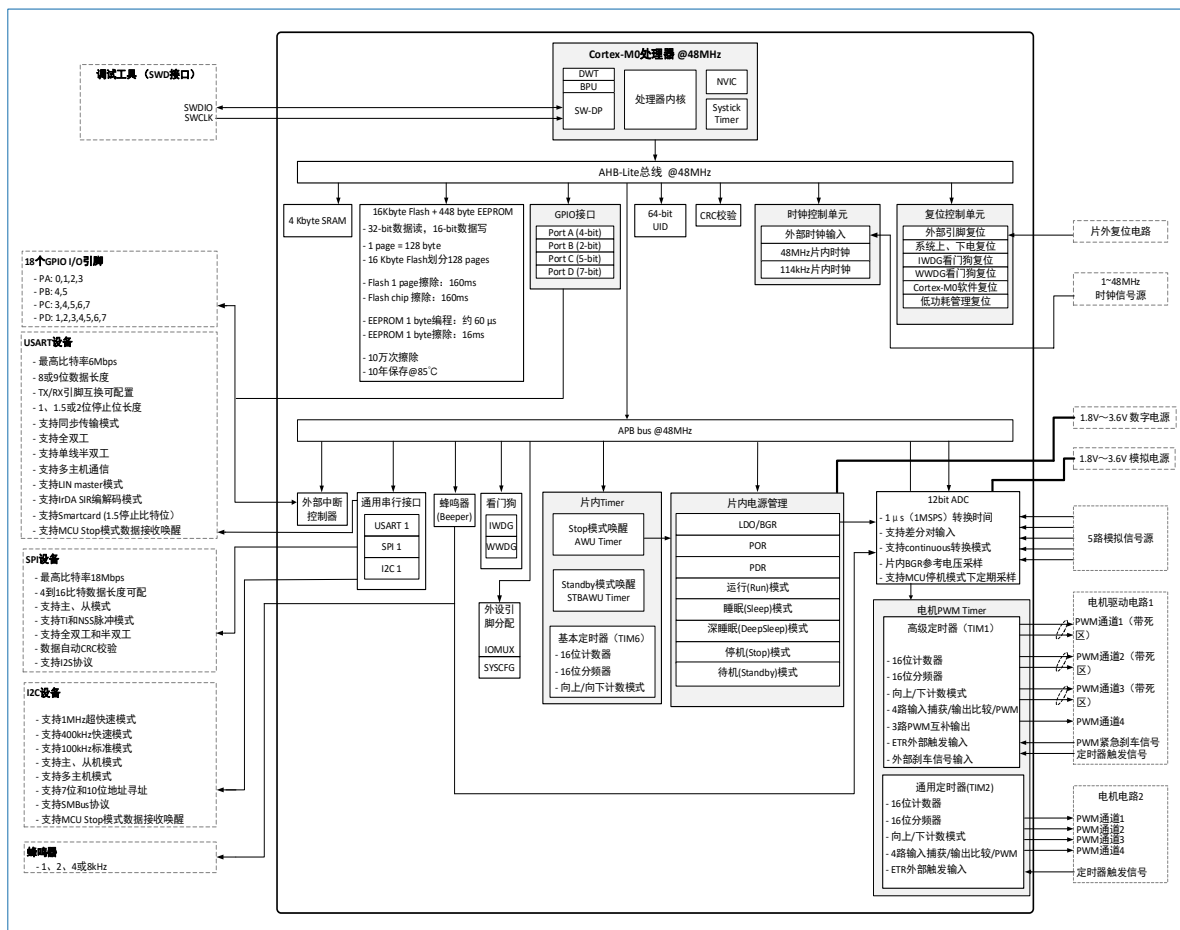


图 3-1 HK32C003F4U6 功能框图

3.2 存储器映射

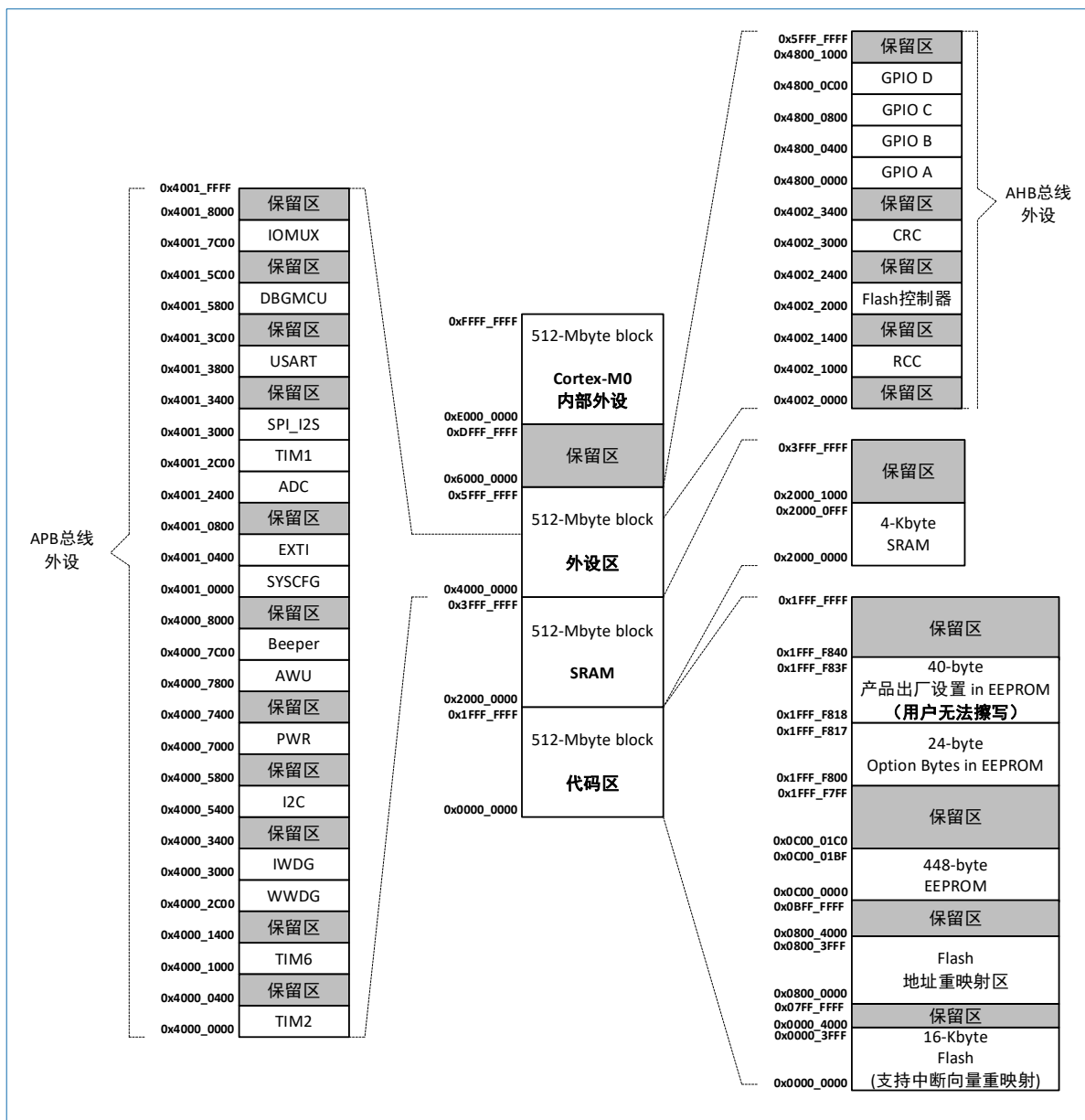


图 3-2 HK32C003 MCU 存储器映射

3.2.1 Flash 特性

- Flash 数据位宽：32 位读，16 位写。
- 页大小：128 byte。
- Flash 访问位宽：支持半字（16 位）写；32 位读。
- 支持 Flash 读/写保护访问控制。
- 通过配置寄存器支持中断向量表重映射。

表 3-1 Flash 特性

	读操作	擦除和编程操作
操作时间	当 $1.8V \leq V_{DD} \leq 2.4V$ 时： - LATENCY=000 且 $HCLK \leq 16\text{ MHz}$，0 时钟等待周期。 - LATENCY=001 且 $16\text{ MHz} < HCLK \leq 32\text{ MHz}$，1 个时钟等待周期。 - LATENCY=010 且 $32\text{ MHz} < HCLK \leq 48\text{ MHz}$，2 个时钟等待周期。 当 $2.4V < V_{DD} \leq 3.6V$ 时： - LATENCY=000 且 $HCLK \leq 24\text{ MHz}$：0 时钟等待周期。 - LATENCY=001 且 $24\text{ MHz} < HCLK \leq 48\text{ MHz}$：1 个时钟等待周期。	- 半字编程：约 $60\text{ }\mu\text{s}$ - Flash 页擦除：约 160 ms ($t_{\text{erase}} = 1/f_{\text{LITECLK}} * 320000$) - Flash 全片擦除：约 160 ms ($t_{\text{erase}} = 1/f_{\text{LITECLK}} * 320000$)
使用寿命	支持约 10 万次擦除和读写。	

3.2.2 Flash 选项字节

表 3-2 Flash Option Byte 结构

地址	[31:24]	[23:16]	[15:8]	[7:0]
0x1FFF F800	nUSER	USER	nRDP	RDP
0x1FFF F804	nDATA1	DATA1	nDATA0	DATA0
0x1FFF F808	nWRP1	WRP1	nWRP0	WRP0
0x1FFF F80C	nWRP3	WRP3	nWRP2	WRP2
0x1FFF F810	IWDG_INI_KEY[15:0]		保留	IWDG_RL_IV[11:0]
0x1FFF F814	DBG_CLK_CTL[15:0]		LSI_LP_CTL[15:0]	

- IWDG_RL_IV[11:0]：存储 IWDG_RLR 寄存器的初始值。当 IWDG 为硬件看门狗时，可以配置 IWDG_RL_IV 寄存器以设置 IWDG 的复位时间间隔。
- IWDG_INI_KEY[15:0]：决定 IWDG_RL_IV 是否生效。当 IWDG_INI_KEY 寄存器等于 0x5B1E 时，IWDG_RL_IV 配置生效，否则无效。
- LSI_LP_CTL[15:0]：在使能 IWDG 后再进入 Stop 模式，设置系统是否需要被 IWDG 周期唤醒。
 - 如果将 LSI_LP_CTL 的值配置为 0x369C 时，在 MCU 进入 Stop 或者 Standby 模式后，LSI 可以根据 LSION 的设置关闭 LSI；在 MCU 被唤醒后，LSI 恢复成进入模式之前的状态。
 - 如果未配置 LSI_LP_CTL，则在使能 IWDG，再进入 Stop 或者 Standby 模式后，系统会被 IWDG 周期唤醒。
- DBG_CLK_CTL[15:0]：当存储的值为 0x12DE 时，则关闭 CPU 内部 DEBUG 时钟，否则保持 DEBUG 时钟为打开状态。

说明：

表 3-2 中地址 0x1FFF_F800 ~ 0x1FFF_F80C 的位域定义，请参考《HK32C003 用户手册》中的“Flash 选项字节寄存器”章节。

3.2.3 SRAM

HK32C003 MCU 内部集成 4 Kbyte SRAM，支持字、半字和字节读写访问。CPU 能以零等待周期对 SRAM 进行快速读写访问，可满足大多数应用的需求。

3.2.4 EEPROM

HK32C003 MCU 内部集成 448 byte EEPROM。

表 3-3 EEPROM 特性

	读操作	擦除和编程操作
操作时间	当 $1.8V \leq V_{DD} \leq 2.4V$ 时： ● LATENCY=000 且 $HCLK \leq 16\text{ MHz}$，0 时钟等待周期。 ● LATENCY=001 且 $16\text{ MHz} < HCLK \leq 32\text{ MHz}$，1 个时钟等待周期。 ● LATENCY=010 且 $32\text{ MHz} < HCLK \leq 48\text{ MHz}$，2 个时钟等待周期。	● 字节编程：约 $60\text{ }\mu\text{s}$ （$t_{\text{prog_byte}} = 1/f_{\text{FLITFCLK}} * 120$） ● 字节擦除：约 16 ms （$t_{\text{erase_byte}} = 1/f_{\text{FLITFCLK}} * 32000$）
	当 $2.4V < V_{DD} \leq 3.6V$ 时： ● LATENCY=000 且 $HCLK \leq 24\text{ MHz}$：0 时钟等待周期。 ● LATENCY=001 且 $24\text{ MHz} < HCLK \leq 48\text{ MHz}$：1 个时钟等待周期。	
使用寿命	支持约 10 万次擦除和读写，或使用寿命 10 年（以两者先达到的为准）。	

3.3 CRC 计算单元

循环冗余校验（CRC）用于验证数据传输或数据存储的完整性。HK32C003 内部集成了一个独立的 CRC 硬件计算单元，为用户应用减轻负担，提供加速处理的能力。

CRC 计算单元在运行期间计算出软件的签名，并将其和链接时所产生并存储于指定存储地址的参考签名进行比较。

3.4 NVIC

HK32C003 内置嵌套向量中断控制器（NVIC），该模块以最小的中断延迟提供灵活的中断管理功能。HK32C003 共有 21 个外部中断。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理。
- 中断向量入口地址直接进入内核。
- 允许中断的早期处理。
- 处理晚到的较高优先级中断。
- 支持中断尾部链接功能。
- 自动保存处理器状态。
- 中断返回时自动恢复，无需额外指令开销。

表 3-4 NVIC 表

位置	优先级	名称	描述	地址
-	-	-	保留	0x0000 0000
-	-3	固定	Reset	0x0000 0004
-	-2	固定	NMI	0x0000 0008
-	-1	固定	HardFault	0x0000 000C
-	3	可配置	SVCall	0x0000 002C
-	5	可配置	PendSV	0x0000 0038
-	6	可配置	SysTick	0x0000 003C
0	7	可配置	WWDG	0x0000 0040
1	8	可配置	-	0x0000 0044
2	9	可配置	EXTI11	EXTI 线 11 的自动唤醒中断（AWU_WKP）
3	10	可配置	Flash	Flash 全局中断
4	11	可配置	RCC	RCC 全局中断
5	12	可配置	EXTI0	EXTI 线 0 中断

位置	优先级	可配置	名称	描述	地址
6	13	可配置	EXTI1	EXTI 线 1 中断	0x0000 0058
7	14	可配置	EXTI2	EXTI 线 2 中断	0x0000 005C
8	15	可配置	EXTI3	EXTI 线 3 中断	0x0000 0060
9	16	可配置	EXTI4	EXTI 线 4 中断	0x0000 0064
10	17	可配置	EXTI5	EXTI 线 5 中断	0x0000 0068
11	18	可配置	TIM1_BRK	TIM1 刹车中断	0x0000 006C
12	19	可配置	ADC	ADC 中断（和 EXTI 线 8 共用）	0x0000 0070
13	20	可配置	TIM1_UP_TRG_COM	TIM1 更新、触发和 COM 中断	0x0000 0074
14	21	可配置	TIM1_CC	TIM1 捕获比较中断	0x0000 0078
15	22	可配置	TIM2	TIM2 全局中断	0x0000 007C
16	23	可配置	-	-	0x0000 0080
17	24	可配置	TIM6	TIM6 全局中断	0x0000 0084
18	25	可配置	-	-	0x0000 0088
19	26	可配置	-	-	0x0000 008C
20	27	可配置	-	-	0x0000 0090
21	28	可配置	EXTI6	EXTI 线 6 中断	0x0000 0094
22	29	可配置	EXTI7	EXTI 线 7 中断	0x0000 0098
23	30	可配置	I2C	I2C 全局中断（和 EXTI 线 10 共用）	0x0000 009C
24	31	可配置	-	-	0x0000 00A0
25	32	可配置	SPI	SPI 全局中断	0x0000 00A4
26	33	可配置	-	-	0x0000 00A8
27	34	可配置	USART	USART 全局中断（和 EXTI 线 9 共用）	0x0000 00AC
28	35	可配置	-	-	0x0000 00B0
29	36	可配置	-	-	0x0000 00B4
30	37	可配置	-	-	0x0000 00B8
31	38	可配置	-	-	0x0000 00BC

3.5 EXTI

HK32C003 MCU 内置 12 个中断（EXTI）口，其中 EXTI0 ~ EXTI7 连接 IO，其余的 EXTI 口连接以下事件：

- EXTI 8 连接 ADC 的 AWD 事件
- EXTI 9 连接 USART 的唤醒事件
- EXTI 10 连接 I2C 的唤醒事件
- EXTI 11 连接 AWU 的唤醒事件

EXTI 8 ~ 10 作为内部事件，不带 RTSR、FTSR、SWIER 和 PR 寄存器，仅能在 Stop 模式下采集事件的上升沿以产生 ERQ 和 IRQ 信号唤醒系统。

3.6 复位

HK32C003 MCU 支持两种复位方式：系统复位和电源复位。

3.6.1 系统复位

除了时钟控制器的 `RCC_CSR` 寄存器中的复位标志位和备份区域中的寄存器以外，系统复位将复位所有寄存器至它们的复位状态。当发生以下任一事件时，将产生一个系统复位：

- `NRST` 引脚上的低电平（外部复位）
- 窗口看门狗计数终止（`WWDG` 复位）
- 独立看门狗计数终止（`IWDG` 复位）
- 软件复位（`SW` 复位）：通过将 `Cortex®-M0` 中断应用和复位控制寄存器中的 `SYSRESETREQ` 位置‘1’，可实现软件复位。
- 低功耗管理复位

用户可通过查看 `RCC_CSR` 控制状态寄存器中的复位状态标志位识别复位事件来源。

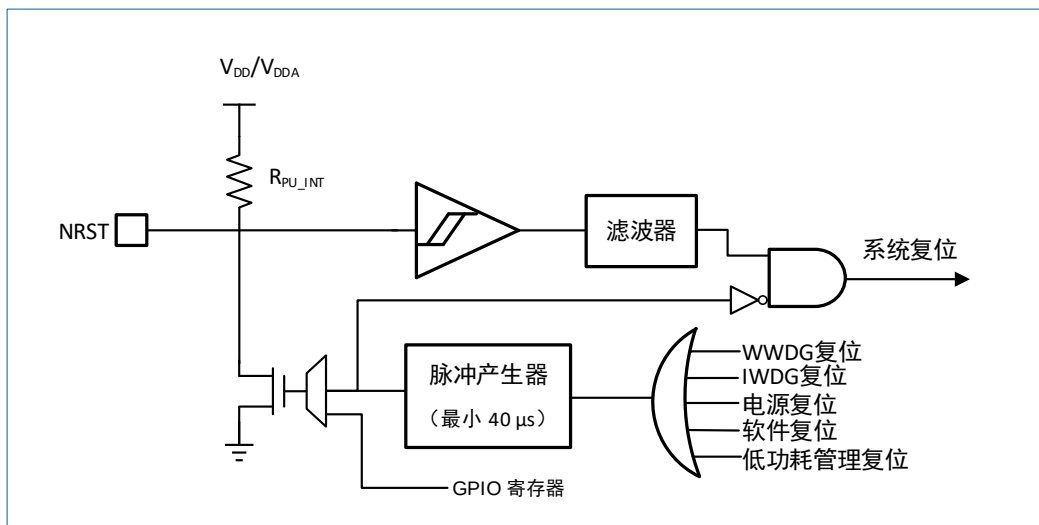


图 3-3 复位电路

复位源将最终作用于 `NRST` 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 `0x00000004`。

芯片内部的复位信号会在 `NRST` 引脚上输出。脉冲发生器保证每一个内部复位源都能有至少 `40 μs` 的脉冲延时。当 `NRST` 引脚被拉低产生外部复位时，它将产生复位脉冲。

3.6.2 电源复位

当以下任一事件发生时，会产生电源复位：

- 上电/掉电复位（`POR/PDR`）
- 从待机模式中返回

电源复位将复位除了备份区域外的所有寄存器。

`HK32C003 MCU` 内部集成了上电复位（`POR`）/掉电复位（`PDR`）电路。该电路始终处于工作状态，以保证系统在供电超过 `POR/PDR` 阈值时正常工作。当 `VDD` 小于 `POR/PDR` 阈值时，`MCU` 将被复位，无需使用外部复位电路。

3.7 时钟

`HK32C003 MCU` 在启动时选择系统时钟。当复位时，内部 `48 MHz` `HSI RC` 振荡器作为默认 `CPU` 时钟，随后可选择 `LSI` 时钟作为 `CPU` 时钟。

`HK32C003 MCU` 还提供 `LSI`、`GPIO` 输入作为时钟源，使之能适用于低功耗、低成本的设计方案。

3.7.1 时钟源

表 3-5 时钟源

时钟	时钟描述
HSI 时钟	输出频率 48 MHz
LSI 时钟	输出频率 114 kHz
GPIO 外部输入时钟	EXTCLK1/EXTCLK2/EXTCLK3/EXTCLK4, 最高支持输入 48 MHz

3.7.2 时钟树

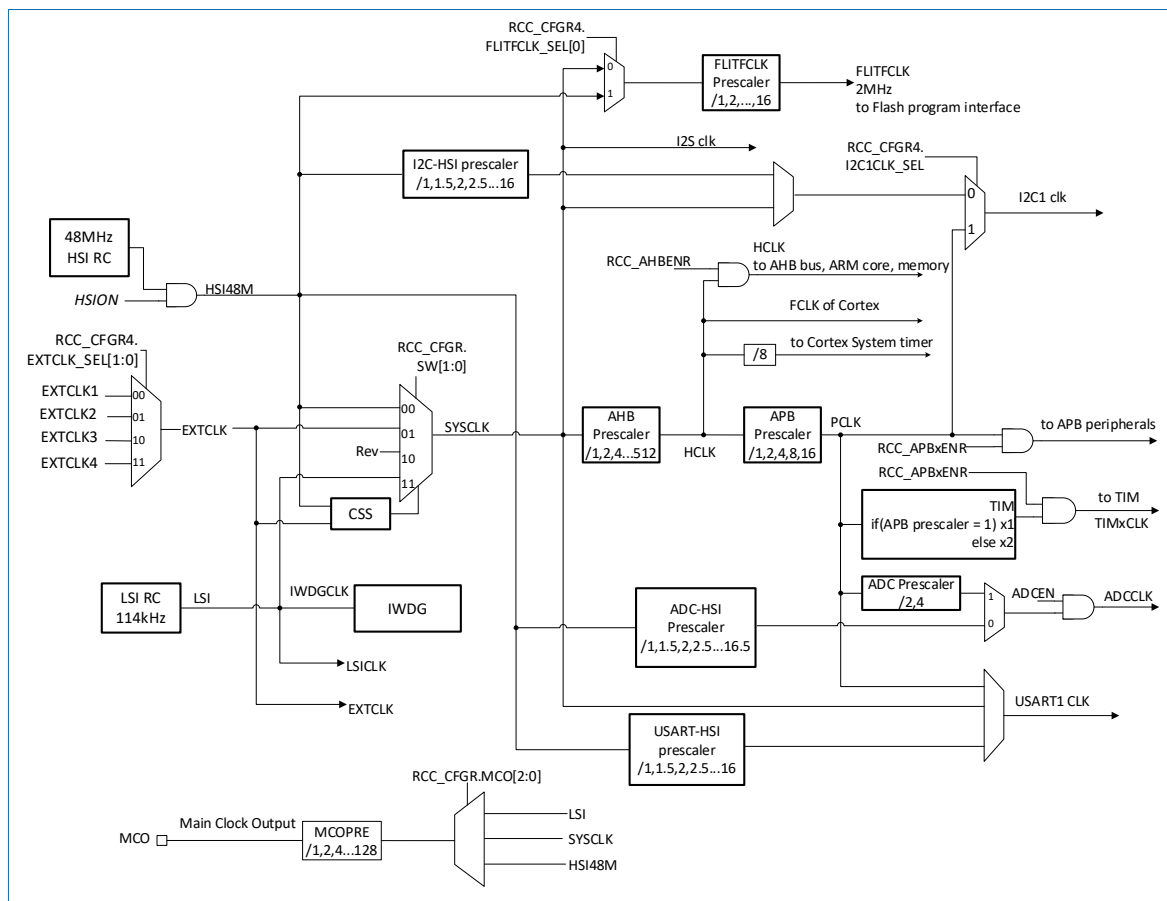


图 3-4 时钟树

- SYSCLK: 可选 HSI48M、LSI 和 GPIO 输入时钟，默认为 HSI48M 时钟。
- HCLK: 默认 AHB 预分频器为 6 分频。
- FLITFCLK: 可选 HSI48M 和 SYSCLK 时钟。
- CSS 检测的 GPIO 输入时钟频率阈值可调。

3.8 供电方案

HK32C003 MCU 采用单电源供电， V_{DD} 和 V_{DDA} 复用同一个管脚，为 MCU 的数字和模拟电路供电。 V_{DD}/V_{DDA} 范围为 1.8~3.6 V。

3.9 低功耗模式

HK32C003 MCU 支持多种功耗模式，可以在低功耗、短启动时间和多种唤醒事件之间达到最佳的平衡。

- 睡眠 (Sleep) 模式

在睡眠模式下，仅有 CPU 停止工作，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- 深度睡眠（Deep Sleep）模式

在深度睡眠模式下，系统时钟降低至 114 kHz 以节省功耗。此模式下，仅有 CPU 停止工作，所有外设处于工作状态并可发生中断/事件唤醒 CPU。深度睡眠模式的功耗高于停机模式。

- 停机（Stop）模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，内核域的所有时钟关闭，HSI 的 RC 振荡器被关闭。

通过任一配置成 EXTI 的信号，可把 MCU 从停机模式中唤醒。该 EXTI 信号可以是任一外部 I/O 口。

- 待机（Standby）模式

在待机模式下，系统可达到最低的电能消耗。此模式下，由于内部 LDO 关闭，因此内部 Core 供电域掉电；HSI 振荡器也关闭；SRAM 和寄存器的内容消失，但备份寄存器（4 byte）的内容仍然保留，待机电路仍工作。

从待机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升边沿或 STBAWU 定时器溢出。

表 3-6 各工作模式下功耗及唤醒时间

工作模式	功耗指标 ⁽¹⁾	唤醒时间
运行模式	动态功耗：3.02 mA@48 MHz@3.3V（63 μ A/MHz）	-
睡眠模式	动态功耗：1.486 mA@48 MHz@3.3V（31 μ A/MHz）	21 ns
深度睡眠模式	静态功耗：0.646 mA@114 kHz@3.3V	7.8 μ s
停机模式	静态功耗：30.12 μ A@3.3V	10 μ s
待机模式	静态功耗：20 nA@3.3V	457 μ s

(1). 各功耗指标的具体测试条件，参见表 4-8。

低功耗模式进入和唤醒条件如下表。

表 3-7 低功耗模式的进入/唤醒条件

工作模式	进入条件	唤醒条件	内部核电源时钟状态	VDD 主区域时钟状态	电压调节器状态
睡眠模式 (Sleep)	1. 设置 PWR_CR:LPDS = 0; 2. 软件执行 WFI/WFE 指令进入。	由任何一个普通 IRQ 中断事件唤醒，包括 SysTick。	CPU 时钟关闭，对其他时钟和 ADC 时钟无影响	开启	开启
深度睡眠模式 (DeepSleep)	1. 将时钟切换为 LSI; 2. 设置 PWR_CR:LPDS = 0; 3. 软件执行 WFI/WFE 指令进入。	由任何一个普通 IRQ 中断事件唤醒，包括 SysTick。	CPU 时钟关闭，对其他时钟和 ADC 时钟无影响	开启	开启
停机模式 (Stop)	1. 设置 PWR_CR:LPDS = 0; 2. 设置 Cortex®-M0 系统控制寄存器的 SLEEPDEEP 位; 3. 软件执行 WFI/WFE 指令进入。	- 支持任何一个 EXTI 外部中断线唤醒。 - 如果执行 WFI 进入停机模式：设置任一外部中断线为中断模式（在 NVIC 中必须使能相应的外部中断向量）。 - 如果执行 WFE 进入停机模式：设置任一外部中断线为事件模式。 - 支持 Beeper 驱动 ADC 采样	所有时钟停止	HSI 关闭	开启或者处于低功耗（在 PWR_CR 中设置）

工作模式	进入条件	唤醒条件	内部核电源 时钟状态	V _{DD} 主区域 时钟状态	电压调节 器状态
		预唤醒。当满足条件后真正唤醒。 • 支持自动唤醒定时器（AWU）唤醒。			
待机模式 (Standby)	1. 设置 Cortex®-M0 系统控制寄存器中的 SLEEPDEEP 位。 2. 设置电源控制寄存器（PWR_CR）中的 PDDS 位。 3. 清除电源控制/状态寄存器（PWR_CSR）中的 WUF 位。	• NRST 上的外部复位信号 • IWDG 复位 • WKUP 管脚上的一个上升边沿 • STBAWU 定时器溢出	所有时钟停止	HSI 关闭	关闭

3.10 独立看门狗

独立的看门狗由一个内部独立的 114 kHz 的 RC 振荡器提供时钟，带一个 12 位的递减计数器和一个 8 位的预分频器。由于该 RC 振荡器独立于主时钟，所以它可运行于停机和待机模式。IWDG 可以用于在发生问题时复位整个系统或作为自由定时器为应用程序提供超时管理。通过选项字节，可将其配置为软件或硬件启动看门狗。在调试模式，该计数器可以被冻结。

3.11 窗口看门狗

窗口看门狗内部带一个 7 位的递减计数器。该计数器可设置成自由运行模式，或作为看门狗用于系统崩溃时复位整个系统。窗口看门狗由主时钟驱动，具有提前预警中断功能。在调试模式，该计数器可以被冻结。

3.12 System Tick 定时器

System Tick 定时器专用于操作系统，可作为一个标准的递减计数器，具有以下特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时，能产生一个可屏蔽中断
- 可编程时钟源

3.13 基本定时器

HK32C003 MCU 集成一个基本定时器 TIM6。

基本定时器内置 16 位计数器、16 位预分频器，支持递增、递减、递增/递减计数方式。基本定时器用于产生 CPU 定时中断请求。在调试模式下，该计数器可被冻结。

3.14 通用定时器

HK32C003 MCU 集成 1 个 4 通道通用定时器 TIM2。

通用定时器可生成 PWM 输出，或作为简单的时间基准。TIM2 带一个 16 位自动重载递增/递减计数器和一个 16 位预分频器。在调试模式下，该计数器可被冻结。

TIM2 可通过定时器链接功能与高级控制定时器协同工作，提供同步或事件链接功能并且能处理正交（增量）编码器信号以及 1 到 3 个霍尔效应传感器的数字输出。

3.15 高级定时器

HK32C003 MCU 集成一个高级定时器 TIM1。

高级定时器 (TIM1) 可以当作分配到 6 个通道的三相 PWM 发生器, 还可以当作完整的通用定时器。四个独立的通道可以用于:

- 输入捕获
- 输出比较
- 产生 PWM (边沿或中心对齐模式)
- 单脉冲输出
- 其中三路通道带互补 PWM 输出, 带程序可控的死区插入功能。

高级定时器配置为 16 位基本定时器时, 它与基本定时器具有相同的功能。配置为 16 位 PWM 发生器时, 它具有全调制能力 (0~100%)。由于与通用定时器的内部结构和大部分功能相同, 因此高级定时器可以通过定时器链接功能与通用定时器协同操作, 提供同步或事件链接功能。

在调试模式下, 计数器可以被冻结。

3.16 AWU 定时器

HK32C003 MCU 集成了一个自动唤醒 (AWU) 定时器。AWU 定时器用于在停机 (Stop) 模式下计时并产生中断唤醒 MCU。AWU 内置超低功耗 22 位计数器, 其工作时钟可配置为 1~48 MHz GPIO 输入时钟或 114 kHz 片内慢速时钟 (LSI)。AWU 定时器使用递减的计数方式。

3.17 STBAWU 定时器

HK32C003 MCU 集成一个 STBAWU (Standby Auto Wake Up) 定时器, 用于在待机模式 (Standby) 下计时并产生唤醒事件。STBAWU 定时器内置 16 位计数器, 使用内部 114 kHz LSI 作为时钟; 可配置 8ms ~ 524.28s 唤醒时间间隔。

3.18 蜂鸣器 (Beeper)

蜂鸣器内置了超低功耗 7 位定时器, 该定时器的工作时钟可配置为 1~48 MHz GPIO 外部输入时钟或 114 kHz 片内慢速时钟 (LSI)。定时器使用递减的计数方式, 可输出 1、2、4 或 8 kHz 频率脉冲。

在 MCU 停机 (Stop) 模式下, 蜂鸣器可继续工作并定时触发 ADC 采样。定时触发 ADC 采样的频率为蜂鸣输出脉冲频率的 1/1024。例如: 若蜂鸣器当前输出的蜂鸣脉冲为 1 kHz, 定时触发 ADC 采样的频率则为 $1 \text{ kHz}/1024 \approx 0.98 \text{ Hz}$ (周期约为 1.02 秒)。

3.19 I2C 总线

单个 I2C 总线接口, 能够工作于主和从模式, 支持标准、快速和超快速模式。I2C 接口支持 7 位或 10 位寻址, 工作于 7 位从模式时支持双从地址寻址。I2C 接口内置了硬件 CRC 发生器/校验器, 并支持 SMBus V2.0/PMBus 总线。

3.20 USART

HK32C003 MCU 内置了 1 个通用同步/异步收发器 (USART), 接口通信速率可达 6 Mbit/s。

USART 支持多处理器通信、主机同步通信以及单线半双工通信模式。USART 接口还支持智能卡通信 (ISO 7816) 协议, IrDA SIR ENDEC 规范, LIN 主/从功能模式以及自动波特率检测特性。

USART 接口可使用独立于 CPU 时钟的一个时钟域, 将 MCU 从 Stop 模式下唤醒。

表 3-8 USART 特性

USART 模式/特性	USART
DMA 传输	不支持
多处理器通信	支持
同步模式	支持
单线半双工通信	支持
双时钟域和从停机模式唤醒	支持
自动波特率检测	支持
Modbus 通信	支持
RS232 硬件流控制	不支持
RS485 驱动器使能	不支持
IrDA SIR ENDEC 模块	支持
LIN 模式	支持
智能卡模式	支持

3.21 SPI

HK32C003 MCU 拥有 1 个 SPI 接口，高达 18 Mbit/s 通信，支持从和主模式、全双工和半双工通信模式。SPI 可使用 3 位预分频器以产生 8 种主模式频率，每帧可配置为 4 位至 16 位数据。

标准 I2S 接口（与 SPI 复用）支持四种不同的音频标准，支持主或从半双工通信模式。I2S 接口由专用信号同步，可配置为 16 位、24 位或 32 位传输，提供 16 位或 32 位数据分辨率。I2S 接口可由 8 位可编程线性预分频器设置为 8 kHz 至 192 kHz 的音频采样频率。当工作于主模式时，I2S 接口可输出采样频率 256 倍的时钟至外部音频元件。

表 3-9 SPI 特性

SPI 特性	SPI
硬件 CRC 计算	支持
RX/TX FIFO	支持
NSS 脉冲模式	支持
I2S 模式	支持
TI 模式	支持

3.22 GPIO

每个 GPIO 管脚都可以由软件配置成输出（推挽或开漏）、输入（悬空输入、上拉输入或下拉输入）或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。所有的 GPIO 管脚都有大电流通过能力。I/O 管脚的外设功能可以按需锁定，以避免意外写入 I/O 寄存器。

3.23 ADC

HK32C003 MCU 内置的 ADC 特性包括：

一共有 6 个通道。其中，AIN0 ~ AIN4 为外部通道接 IO，AIN5 为内部通道连接内部参考电压。

- 支持差分输入模式，AIN0 和 AIN1，AIN2 和 AIN3 组成两组差分输入（当 ADC 配置为差分输入模式时，AIN4 和内部采样 BGR 电压的 ADC 通道不可用）。
- 仅支持 12 位 ADC 采样分辨率。

3.23.1 ADC 的外部触发源

表 3-10 ADC 外部触发源

名称	源	外部触发选择模式（EXTSEL[2:0]）
TRG0	TIM1_TRGO	000
TRG1	TIM1_CC4	001
TRG2	TIM2_TRGO	010
TRG3	TIM6_TRGO	011
TRG4	TIM1_CC1	100
TRG5	TIM1_CC2	101
TRG6	TIM1_CC3	110
TRG7	IO_TRIG	111

IO_TRIG 可通过任一 IO 触发，用户需要设置对应 IO 的 MODER 和 AFR 寄存器，详情参考《HK32C003 用户手册》的“GPIO 寄存器”章节。

3.23.2 AWD 唤醒功能

在 Stop 模式下，系统可以通过蜂鸣器计时并发出信号到 ADC；ADC 采集到该信号去唤醒 ADC 时钟；ADC 时钟准备好后触发 ADC 转换，根据 ADC 转换结果产生 AWD 事件；AWD 事件输出到 EXTI 就可以唤醒系统。

使用该功能除了配置 AWD 相关的阈值和通道以外，还需配置 ADC_CR2.WAKE_EN 寄存器，包括蜂鸣器内部对应的计时控制和 ADC 的唤醒功能使能寄存器。

3.24 64 位 UID

64 位的产品唯一身份标识（UID）所提供的参考号码对于任意一颗 HK32C003 芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照不同的用法，该 64 位 UID 可以以字节（8 位）、半字（16 位）或者全字（32 位）为单位进行读取。64 位 UID 适合于以下应用：

- 用来作为序列号（例如 USB 字符序列号或者其他的终端应用）。
- 用来作为密码。在编写闪存时，将此 UID 与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 用来激活带安全机制的自举过程。

3.25 调试接口

内嵌 ARM 的 SWJ-DP 接口，其结合了单线调试接口，可实现串行单线调试接口（SWDIO 和 SWCLK）的连接。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.5	4.0	V
V_{IN}	引脚上的输入电压	$V_{SS} - 0.3$	$V_{DD} + 4.0$	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ⁽¹⁾	150	mA
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ⁽¹⁾	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出拉电流	-25	
$I_{INJ(PIN)}^{(2)}$	引脚上的注入电流 ⁽³⁾	± 5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	± 25	

- (1). 所有的电源（ V_{DD} , V_{DDA} ）和地（ V_{SS} , V_{SSA} ）引脚必须始终连接到外部允许范围内的供电系统上。
- (2). 反向注入电流会干扰器件的模拟性能。
- (3). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。
- (4). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	描述	参数值	单位
T_{STG}	储存温度范围	-45 ~ +150	°C
T_J	最大结温度	125	

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	0	48	MHz
f_{PCLK}	内部 APB 时钟频率	0	48	
V_{DD}/V_{DDA}	工作电压 ⁽¹⁾	1.8	3.6	V
T	工作温度	-40	85	°C

(1). V_{DD} 和 V_{DDA} 在芯片内部合并在一起，外部单电源供电。建议增加滤波电容。

4.2.2 上电复位特性

表 4-5 上电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{delay}	NRST 建立时间	-	-	40	-	μs
$V_{Threshold}$	复位门限	-	-	1.75	-	V

4.2.3 上/下电复位特性

表 4-6 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR}/PDR^{(1)}$	上下电复位阈值	下降沿 ⁽²⁾	1.8	1.88	1.96 ⁽³⁾	V
		上升沿	1.84 ⁽³⁾	1.92	2.00	V
$V_{PDRhyst}$	PDR 滞回	-	-	40	-	mV
$t_{RSTTEMPO}^{(3)}$	复位时间	-	1.50	2.50	4.50	ms

(1). PDR 监控 V_{DD} 和 V_{DDA} ，POR 仅监控 V_{DD} 。

(2). 产品实测值可保证低于 V_{POR}/PDR 最小值。

(3). 数据为理论设计值，不是实际测试值。

4.2.4 内部参考电压

表 4-7 内部参考电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{REFINT}	内部参考电压	-40 ~ 85°C	-	0.8	-	V

4.2.5 工作电流特性

表 4-8 工作电流特性

模式	条件	$V_{DD}=3.3V$			单位
		-40°C	25°C	85°C	
Run 模式	SYSCLK = HSI (48 MHz); 所有 IO 配置为高阻态; 除 Flash、SRAM 和 RCC 外，其余外设关闭;	3.132	3.025	3.079	mA

模式	条件	V _{DD} =3.3V			单位
		-40°C	25°C	85°C	
	APB 时钟 使能 ; 从 Flash 取值, Flash 读取 2 个等待周期。				
	SYSCLK = HSI (48 MHz); 所有 IO 配置为高阻态; 除 Flash、SRAM 和 RCC 外, 其余外设关闭; APB 时钟 禁能 ; 从 Flash 取值, Flash 读取 2 个等待周期。	3.122	3.020	3.074	mA
	SYSCLK = LSI (114 kHz); 所有 IO 配置为高阻态; 除 Flash、SRAM 和 RCC 外, 其余外设关闭; APB 时钟 禁能 ; 从 Flash 取值, Flash 读取 0 个等待周期。	1.802	1.711	1.822	mA
Sleep 模式	SYSCLK= 48 MHz; AHB/APB 关闭; 关闭 core 时钟; 所有 IO 配置为高阻态; 除 SRAM、Flash 数据保持, 所有其它外设关闭。	1.383	1.486	1.694	mA
Deep Sleep 模式	SYSCLK= 114kHz; AHB/APB 关闭; 关闭 core 时钟; 所有 IO 配置为高阻态; 除 SRAM、Flash 数据保持, 所有其它外设关闭。	0.554	0.646	0.798	mA
Stop 模式	所有 core 域时钟停止; HSI、LSI 振荡器关闭; LDO 以低功耗模式运行; 所有 IO 配置为高阻态; 使能 AWU 外设, 所有其它外设关闭。	21.83	34.08	213.6	μA
	所有 core 域时钟停止; HSI、LSI 振荡器关闭; LDO 以低功耗模式运行; 所有 IO 配置为高阻态; 禁能 AWU 外设, 且所有其它外设关闭。	18.02	30.12	210.44	μA
Standby 模式	所有 core 域时钟停止; HSI, LSI 振荡器关闭; LDO 电源关闭; 开启 STBAWU 定时器; 开启 待机电路的 PDR; 所有 IO 配置为高阻态; 仅备份寄存器和待机电路维持供电, 所有其他外设关闭, SRAM 和寄存器内容丢失。	5.61	5.89	6.27	μA
	所有 core 域时钟停止; HSI, LSI 振荡器关闭; LDO 电源关闭; 关闭 STBAWU 定时器; 开启 待机电路的 PDR; 所有 IO 配置为高阻态; 仅备份寄存器和待机电路维持供电, 所有其他外设关闭, SRAM 和寄存器内容丢失。	1.66	2.06	2.56	μA

模式	条件	V _{DD} =3.3V			单位
		-40°C	25°C	85°C	
	所有 core 域时钟停止；HSI, LSI 振荡器关闭； LDO 电源关闭； 开启 STBAWU 定时器； 关闭待机电路的 PDR； 所有 IO 配置为高阻态； 仅备份寄存器和待机电路维持供电，所有其他外设关闭，SRAM 和寄存器内容丢失。	3.98	3.93	3.87	μA
	所有 core 域时钟停止；HSI, LSI 振荡器关闭； LDO 电源关闭； 关闭 STBAWU 定时器； 关闭待机电路的 PDR； 所有 IO 配置为高阻态； 仅备份寄存器和待机电路维持供电，所有其他外设关闭，SRAM 和寄存器内容丢失。	0.01	0.02	0.25	μA

4.2.6 HSI 时钟特性

表 4-9 内部快速时钟（HSI）特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSI}	时钟频率	-	-	48	-	MHz
DuCy (HSI)	占空比	-	45	-	55	%
ACC	振荡器精度	用户对 RCC_CR 寄存器校准后	-	-	1	
		工厂校准, T _A = -40 ~ +85°C	-1	-	1	%
T _{SU} (HSI)	振荡器启动时间	V _{SS} ≤ V _{IN} ≤ V _{DD}	1	-	2	μs
I _{DD} (HSI)	振荡器功耗	-	-	80	100	μA

4.2.7 LSI 时钟特性

表 4-10 内部慢速时钟（LSI）特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{LSI}	时钟频率	-	100	114	125	kHz
DuCy (LSI)	占空比	-	45	-	55	%
T _{SU} (LSI)	振荡器启动时间	V _{SS} ≤ V _{IN} ≤ V _{DD}	1	-	2	μs
I _{DD} (LSI)	振荡器功耗	-	-	5	8	μA

4.2.8 GPIO 输入时钟

HK32C003 MCU 支持从 EXTCLK1/EXTCLK2/EXTCLK3/EXTCLK4 输入时钟，要求如下：

表 4-11 GPIO 输入时钟特性

符号	参数	最小值	典型值	最大值	单位
Fext	输入时钟频率	1	8.0	48	MHz
	输入时钟占空比	40	-	60	%
Jitter	循环抖动	-	-	300	ps

4.2.9 Flash 存储器特性

表 4-12 Flash 存储器特性

符号	参数	最小值	典型值	最大值	单位
T _{PROG}	半字写入时间	-	60	-	μs
T _{ERASE}	页擦除时间	120	160	200	ms
	整片擦除时间	120	160	200	ms
I _{DDPROG}	半字写入电流	-	-	5	mA
I _{DDERASE}	页/片擦除电流	-	-	2	mA
I _{DDREAD}	读电流@24MHz	-	2	3	mA
	读电流@1MHz	-	0.25	0.4	mA
N _{END}	擦写寿命	100	-	-	千次
t _{RET}	数据保存时间	10	-	-	年

4.2.10 IO 输入引脚特性

表 4-13 IO 输入引脚直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	输入高电平	V _{DD} = 3.3 V	1.65@无施密特触发 1.75@有施密特触发	-	-	V
V _{IL}	输入低电平	V _{DD} = 3.3 V	-0.3	-	1.60@带施密特触发 1.45@无施密特触发	V
V _{hys}	施密特触发器电压迟滞	V _{DD} = 3.3 V	450	-	-	mV
I _{lk}	输入漏电流	V _{IN} = 3.3 V	-	-	3	μA
R _{PU}	上拉电阻	V _{IN} = V _{SS}	30	40	50	kΩ
R _{PD}	下拉电阻	V _{IN} = V _{DD}	30	40	50	kΩ
C _{IO}	I/O 引脚电容	-	-	5	-	pF

4.2.11 IO 输出引脚特性

表 4-14 IO 输出电压特性

符号	参数	条件	最小值	最大值	单位
V _{OL}	输出低电平	V _{DD} =3.3V I _{OL} =-8mA	0	0.8	V
V _{OH}	输出高电平	V _{DD} =3.3V I _{OH} =8mA	2.4	3.3	
V _{OL}	输出低电平	V _{DD} =3.3V I _{OL} =-20mA	0	0.8	
V _{OH}	输出高电平	V _{DD} =3.3V I _{OH} =20mA	2.4	3.3	

表 4-15 IO 引脚输出交流特性

模式 (MODER 位)	符号	参数	条件	最小值	最大值	单位
10	f _{max(I/O)out}	最大频率	C _L = 50 pF, V _{DD} = 2V ~ 3.6V	-	2	MHz

模式 (MODER 位)	符号	参数	条件	最小值	最大值	单位
	$t_{f(I/O)out}$	输出高到低电平的下降时间		-	125	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	125	
01	$f_{max(I/O)out}$	最大频率	$C_L = 50\text{ pF}, V_{DD} = 2\text{ V} \sim 3.6\text{ V}$	-	10	MHz
	$t_{f(I/O)out}$	输出高到低电平的下降时间		-	25	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	25	
11	$f_{max(I/O)out}$	最大频率	$C_L = 50\text{ pF}, V_{DD} = 2.7\text{ V} \sim 3.6\text{ V}$	-	50	MHz
	$t_{f(I/O)out}$	输出高到低电平的下降时间	$C_L = 50\text{ pF}, V_{DD} = 2.7\text{ V} \sim 3.6\text{ V}$	-	5	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间	$C_L = 50\text{ pF}, V_{DD} = 2.7\text{ V} \sim 3.6\text{ V}$	-	5	ns

4.2.12 NRST 复位管脚特性

NRST 管脚内部集成了一个上拉电阻，外围应用电路可以不接任何电路，也可以外接 RC 电路。

表 4-16 NRST 引脚输入特性

符号	参数	最小值	最大值	单位
V_{IL}	NRST 复位低电平电压		0.8	V
V_{IH}	NRST 输入高电平电压	2	-	V
V_{hys}	施密特触发器电压	-	200	mV
R_{pull}	内部弱上拉电阻	-	50	k Ω
T_{Noise}	低电平被忽略	-	100	ns

4.2.13 TIM 计数器特性

表 4-17 TIM1 特性

符号	参数	最小值	最大值	单位
$T_{res(TIM)}$	定时器分辨时间	1	-	$T_{TIMxCLK}$
F_{EXT}	CH1 至 CH4 的定时器外部时钟频率	0	$F_{TIMxCLK}/2^{(1)}$	MHz
RES_{TIM}	定时器分辨率	-	16	Bit
$T_{counter}$	当选择内部时钟时，16 位计数器的时钟周期	1	65536	$T_{TIMxCLK}$
T_{MAX_COUNT}	最大可能的计数	-	65536 x 65536	$T_{TIMxCLK}$

(1). $f_{TIMxCLK} = 48\text{ MHz}$

表 4-18 TIM2 特性

符号	参数	条件	最小值	典型值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	$f_{TIMxCLK}=48\text{ MHz}$	-	20.8	-	ns
f_{EXT}	定时器的 CH1 至 CH4，外部输入的时钟频率	-	-	$f_{TIMxCLK}/2$	-	MHz
		$f_{TIMxCLK}=48\text{ MHz}$	-	24	-	MHz
t_{MAX_COUNT}	当选择内部时钟时，16 位计数器的时钟周期	-	-	2^{16}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}=48\text{ MHz}$	-	1365	-	ms

4.2.14 ADC 特性

表 4-19 ADC 特性

项目	描述	条件	最小值	典型值	最大值	单位
V _{DD}	ADC 供电	-	2	3.3	3.6	V
f _{ADC}	ADC 时钟频率	-	0.6	-	14	MHz
f _s	采样频率	-	0.05	-	1	MHz
f _{TRIG}	外部触发频率	f _{ADC} = 12 MHz	-	-	823	kHz
		-	-	-	17	1/f _{ADC}
V _{AIN}	转换电压范围	-	0	-	V _{DD}	V
R _{AIN}	外部输入阻抗	-	-	-	50	kΩ
R _{ADC}	采样开关电阻	-	-	-	1	kΩ
C _{ADC}	采样保持电容	-	-	-	5	pF
t _{CAL}	ADC 校验时间	f _{ADC} = 12 MHz	5.9			μs
		-	83			1/f _{ADC}
t _{latr}	常规触发转换延迟	f _{ADC} = 12 MHz	-	-	0.143	μs
		-	-	-	2	1/f _{ADC}
t _s	采样时间	f _{ADC} = 12 MHz	0.107	-	17.1	μs
		-	1.5	-	239.5	1/f _{ADC}
t _{STAB}	上电启动时间	-	0	0	1	μs
t _{CONV}	总转换时间（包括采样时间）	f _{ADC} = 12 MHz	1	-	18	μs
		-	14 到 252（t _s + 12.5 用于逐次逼近）			1/f _{ADC}
ADC 位数	12 位	-	-			-

5 典型电路

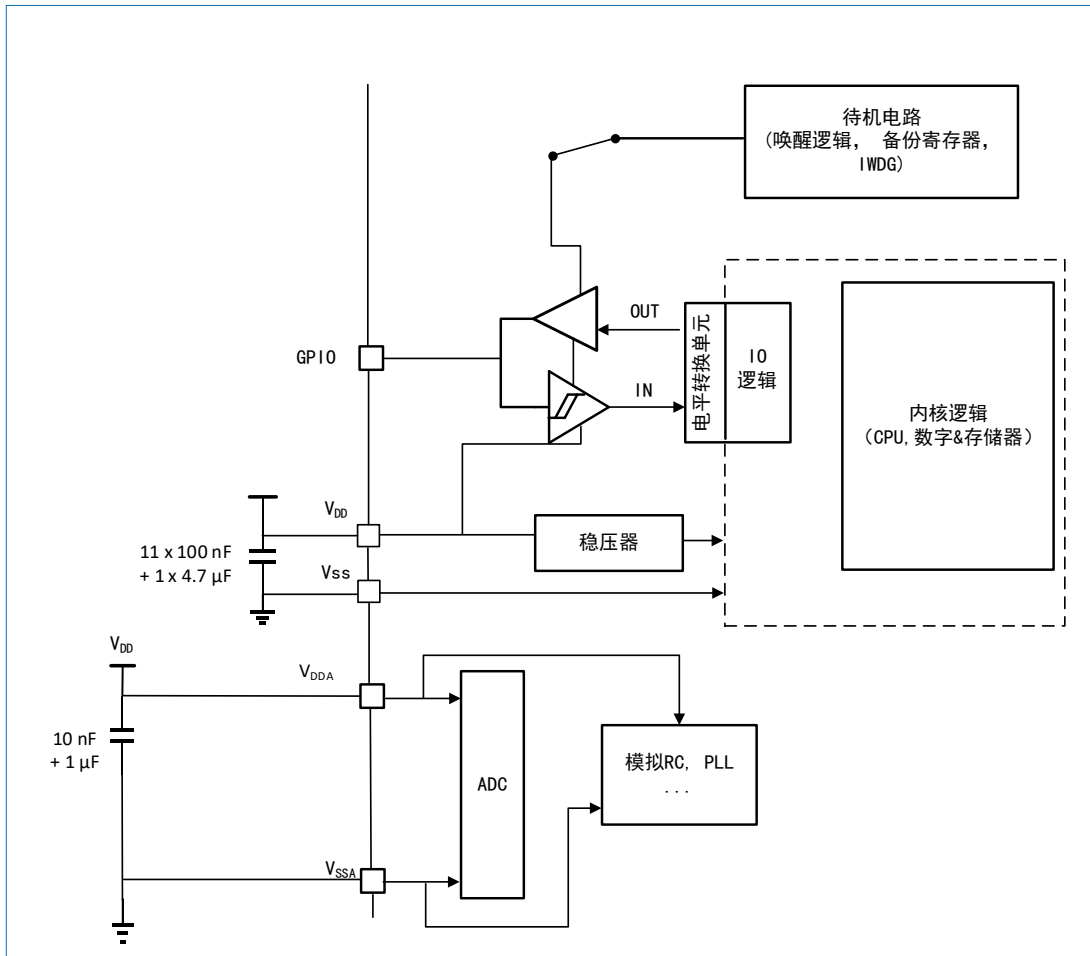


图 5-1 电源供电参考电路

6 管脚定义

HK32C003 MCU 定义了 QFN20/TSSOP20/TSSOP16/SOP8 四种封装，各封装的管脚定义如下。

6.1 QFN20 封装

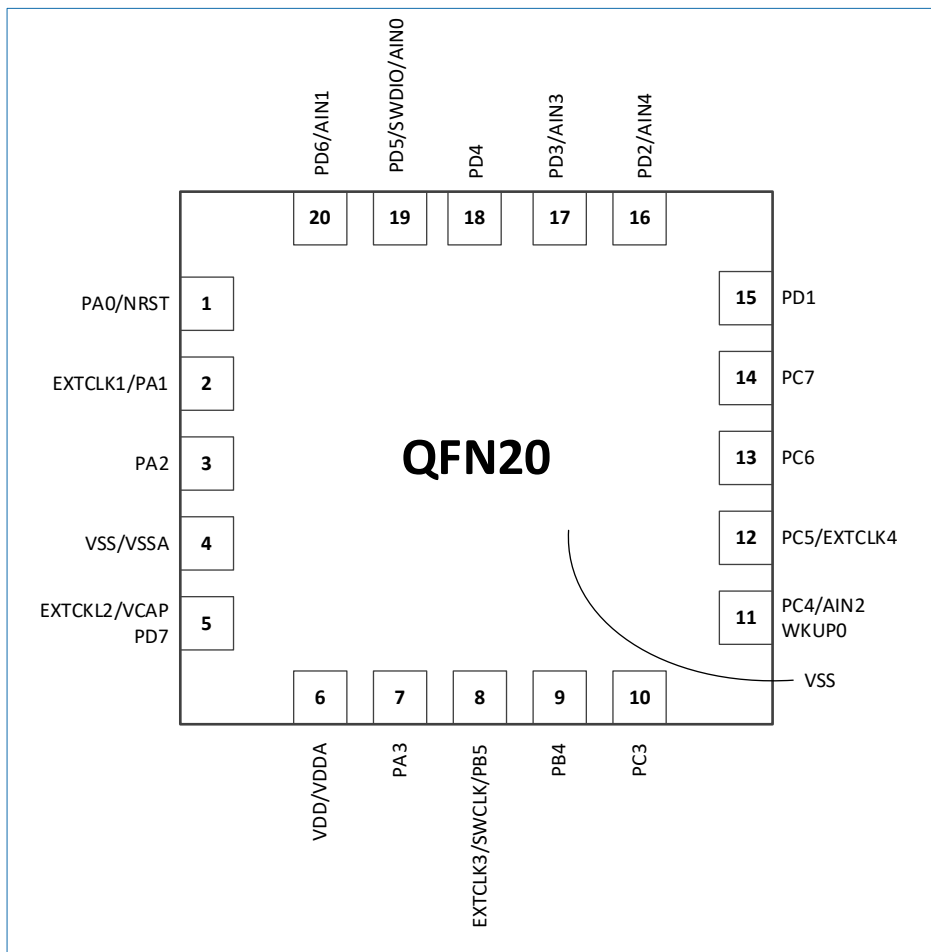


图 6-1 QFN20 封装

表 6-1 QFN20 封装引脚定义

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认复用功能(AF0)
0	VSS	S	地（QFN 封装中的引脚 0 为底部的散热焊盘）	
1	NRST/PA0	I/O	NRST	GPIO
2	PA1/EXTCLK1	I/O	PA1	-
3	PA2	I/O	PA2	I2C_SMBA
4	VSS/VSSA	S	芯片上数字地线和模拟地线相连接	
5	VCAP/PD7/EXTCLK2	I/O	PD7	I2C_SMBA
6	VDD/VDDA	S	芯片上数字电源和模拟电源相连接	
7	PA3	I/O	PA3	-
8	PB5/SWCLK/EXTCLK3	I/O	SWCLK	SWCLK_I2C_SDA ⁽³⁾
9	PB4	I/O	PB4	I2C_SCL
10	PC3	I/O	PC3	-
11	PC4/AIN2 ⁽²⁾	I/O	PC4	-

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认复用功能(AF0)
12	PC5/EXTCLK4	I/O	PC5	I2C_SDA
13	PC6	I/O	PC6	I2C_SCL
14	PC7	I/O	PC7	-
15	PD1	I/O	PD1	I2C_SMBA
16	PD2/AIN4 ⁽²⁾	I/O	PD2	-
17	PD3/AIN3 ⁽²⁾	I/O	PD3	-
18	PD4	I/O	PD4	I2C_SMBA
19	PD5/SWDIO/AIN0 ⁽²⁾	I/O	SWDIO	SWDIO
20	PD6/AIN1 ⁽²⁾	I/O	PD6 GPIO	-

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). AIN0 ~ AIN4 拥有 ADC 模拟输入功能。

(3). PB5 需要额外配置寄存器来选择 SWCLK 或者 I2C_SDA。

6.2 TSSOP20 封装

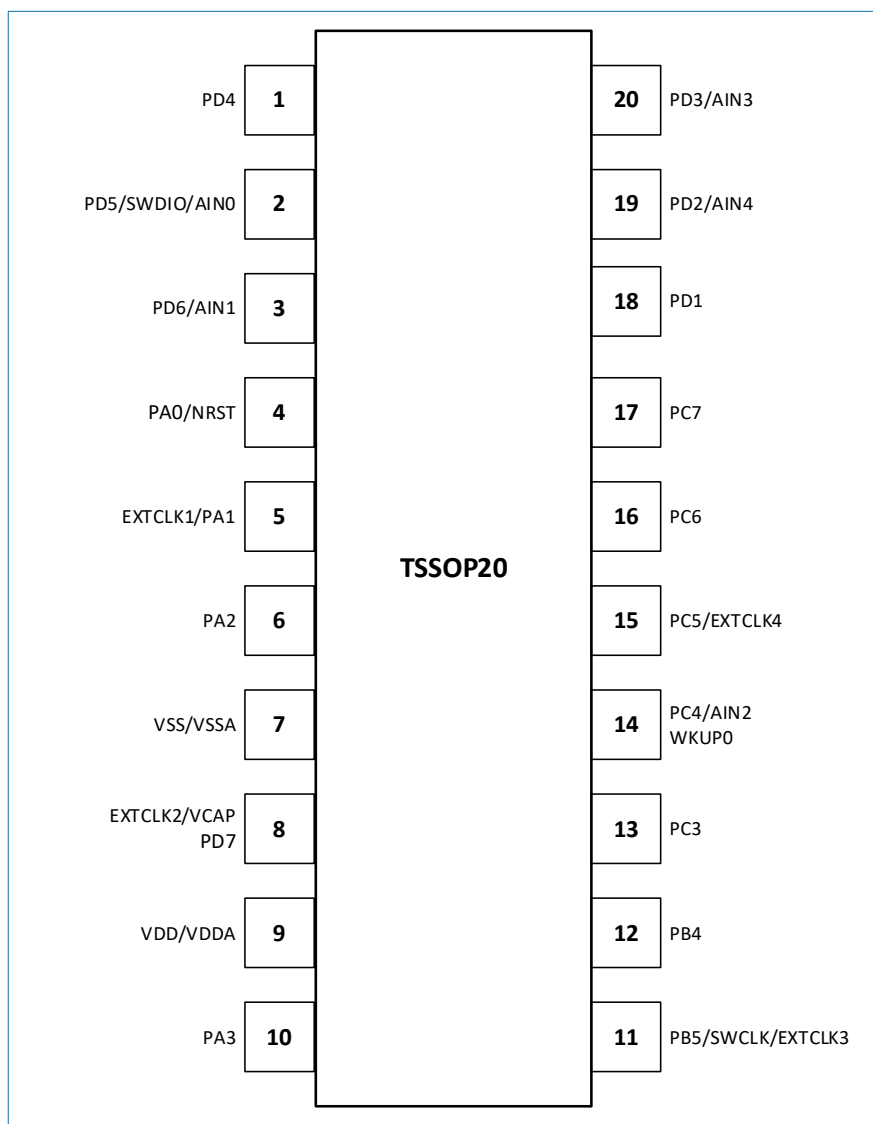


图 6-2 TSSOP20 封装

表 6-2 TSSOP20 封装引脚定义

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认复用功能(AF0)
1	PD4	I/O	PD4	I2C_SMBA
2	PD5/SWDIO/AIN0 ⁽²⁾	I/O	SWDIO	SWDIO
3	PD6/AIN1	I/O	PD6	-
4	NRST/PA0	I/O	NRST	-
5	PA1/EXTCLK1	I/O	PA1	-
6	PA2	I/O	PA2	I2C_SMBA
7	VSS/VSSA	S	芯片上数字地线和模拟地线相连接	
8	VCAP/PD7/EXTCLK2	I/O	PD7	I2C_SMBA
9	VDD/VDDA	S	芯片上数字电源和模拟电源相连接	
10	PA3	I/O	PA3	-
11	PB5/SWCLK/EXTCLK3	I/O	SWCLK	SWCLK_I2C_SDA ⁽³⁾
12	PB4	I/O	PB4	I2C_SCL
13	PC3	I/O	PC3	-
14	PC4/AIN2 ⁽²⁾	I/O	PC4/WKUP	-
15	PC5/EXTCLK4	I/O	PC5	I2C_SDA
16	PC6	I/O	PC6	I2C_SCL
17	PC7	I/O	PC7	-
18	PD1	I/O	PD1	I2C_SMBA
19	PD2/AIN4 ⁽²⁾	I/O	PD2	-
20	PD3/AIN3 ⁽²⁾	I/O	PD3	-

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). AIN0 ~ AIN4 拥有 ADC 模拟输入功能。

(3). PB5 需要额外配置寄存器来选择 SWCLK 或者 I2C_SDA。

6.3 TSSOP16 封装

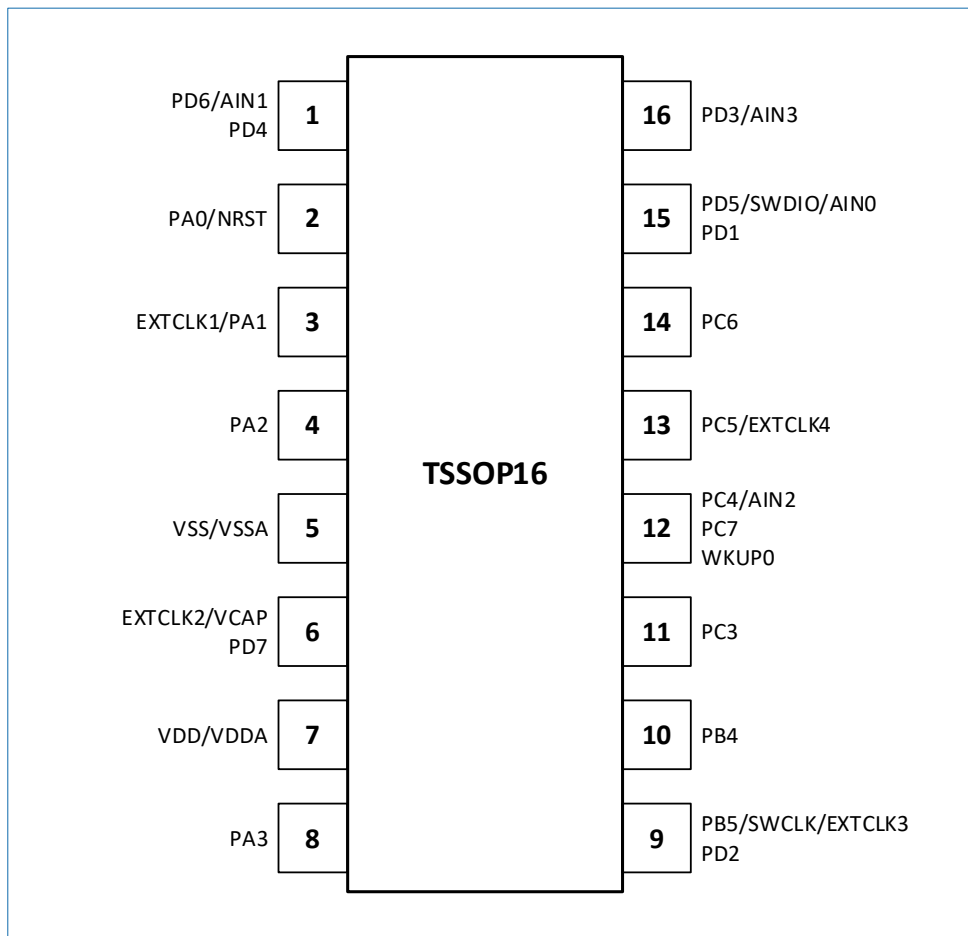


图 6-3 TSSOP16 封装

表 6-3 TSSOP16 封装引脚定义

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认复用功能(AF0)
1	PD6/AIN1 ⁽²⁾	I/O	PD6	-
	PD4	I/O	PD4	I2C_SMBA
2	NRST/PA0	I/O	NRST	-
3	PA1/EXTCLK1	I/O	PA1	-
4	PA2	I/O	PA2	I2C_SMBA
5	VSS/VSSA	S	芯片上数字地线和模拟地线相连接	
6	VCAP/PD7/EXTCLK2	I/O	PD7	I2C_SMBA
7	VDD/VDDA	S	芯片上数字电源和模拟电源相连接	
8	PA3	I/O	PA3	-
9	PB5/SWCLK/EXTCLK3	I/O	SWCLK	SWCLK_I2C_SDA ⁽³⁾
	PD2	I/O	PD2	-
10	PB4	I/O	PB4	I2C_SCL
11	PC3	I/O	PC3	-
12	PC4/AIN2 ⁽²⁾	I/O	PC4_WKUP	-
	PC7	I/O	PC7	-
13	PC5/EXTCLK4	I/O	PC5	I2C_SDA

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认复用功能(AF0)
14	PC6	I/O	PC6	I2C_SCL
15	PD5/SWDIO/AIN0 ⁽²⁾	I/O	SWDIO	SWDIO
	PD1	I/O	PD1	I2C_SMBA
16	PD3/AIN3 ⁽²⁾	I/O	PD3	-

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). AIN0 ~ AIN3 拥有 ADC 模拟输入功能。

(3). PB5 需要额外配置寄存器来选择 SWCLK 或者 I2C_SDA。

6.4 SOP8 封装

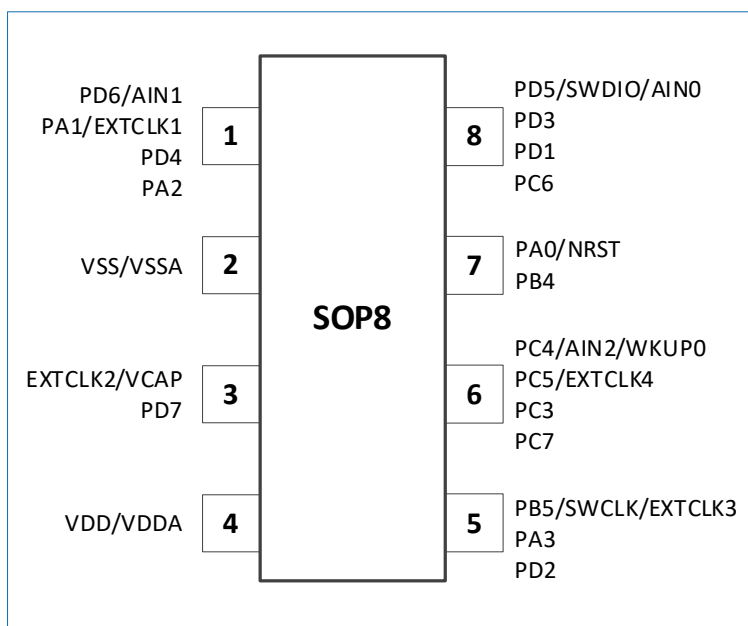


图 6-4 SOP8 封装管脚排列

表 6-4 SOP8 封装管脚定义

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认的复用功能(AF0)
1	PD6/AIN1 ⁽²⁾	I/O	PD6	-
	PA1/EXTCLK1	I/O	PA1	-
	PD4	I/O	PD4	I2C_SMBA
	PA2	I/O	PA2	I2C_SMBA
2	VSS/VSSA	S	芯片上数字地线和模拟地线相连接	
3	VCAP/PD7/EXTCLK2	I/O	PD7	I2C_SMBA
4	VDD/VDDA	S	芯片上数字电源和模拟电源相连接	
5	PB5/SWCLK/EXTCLK3	I/O	SWCLK	SWCLK_I2C_SDA ⁽³⁾
	PA3	I/O	PA3	-
	PD2	I/O	PD2	-
6	PC4/AIN2 ⁽²⁾	I/O	PC4	-
	PC5/EXTCLK4	I/O	PC5	I2C_SDA

引脚编号	引脚名	引脚类型 ⁽¹⁾	引脚功能	
			上电后默认功能	默认的复用功能(AF0)
	PC3	I/O	PC3	-
	PC7	I/O	PC7	-
7	NRST/PA0	I/O	NRST	-
	PB4	I/O	PB4	I2C_SCL
8	PD5/SWDIO/AIN0 ⁽²⁾	I/O	SWDIO	SWDIO
	PD3	I/O	PD3	-
	PD1	I/O	PD1	I2C_SMBA
	PC6	I/O	PC6	I2C_SCL

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). AIN0 ~ AIN2 拥有 ADC 模拟输入功能。

(3). PB5 需要额外配置寄存器来选择 SWCLK 或者 I2C_SDA。

6.5 引脚复用（AF）功能表

表 6-5 引脚复用功能表

引脚名	AF0 (I2C/SWD)	AF1 (USART)	AF2 (SPI/I2S)	AF3 (TIM1)	AF4 (TIM2)	AF5 (RCC)	AF6 (Beeper)	AF7 (ADC)
PA0	-	-	-	TIM1_BKIN	TIM2_CH3	RCC_MCO	BEEP	ADC_ETR
PA1	-	-	-	TIM1_CH1N	TIM2_ETR	RCC_MCO	BEEP	ADC_ETR
PA2	I2C_SMBA	-	SPI_SCK/ I2S_CK	TIM1_CH2N	TIM2_CH4	RCC_MCO	BEEP	ADC_ETR
PA3	-	USART_TX	SPI_NSS/ I2S_WS	TIM1_CH3N	TIM2_CH3	RCC_MCO	BEEP	ADC_ETR
PB4	I2C_SCL	USART_RX	SPI_MISO/ I2S_MCK	TIM1_CH2N	TIM2_ETR	RCC_MCO	BEEP	ADC_ETR
PB5	SWCLK_I2C_SDA ⁽¹⁾	USART_RX	SPI_NSS/ I2S_WS	TIM1_BKIN	TIM2_CH2	RCC_MCO	BEEP	ADC_ETR
PC3	-	USART_CK	-	TIM1_CH3_CH1N ⁽²⁾	TIM2_CH1	RCC_MCO	BEEP	ADC_ETR
PC4	-	-	SPI_MISO/ I2S_MCK	TIM1_CH4_CH2N ⁽²⁾	TIM2_CH4	RCC_MCO	BEEP	ADC_ETR
PC5	I2C_SDA	-	SPI_SCK/ I2S_CK	TIM1_ETR	TIM2_CH1	RCC_MCO	BEEP	ADC_ETR
PC6	I2C_SCL	-	SPI_MOSI/ I2S_SD	TIM1_CH1	TIM2_CH3	RCC_MCO	BEEP	ADC_ETR
PC7	-	-	SPI_MISO/ I2S_MCK	TIM1_CH2	TIM2_ETR	RCC_MCO	BEEP	ADC_ETR
PD1	I2C_SMBA	USART_TX	-	TIM1_CH1	TIM2_CH4	RCC_MCO	BEEP	ADC_ETR
PD2	-	-	SPI_MOSI/ I2S_SD	TIM1_CH2	TIM2_CH3	RCC_MCO	BEEP	ADC_ETR
PD3	-	-	SPI_SCK/ I2S_CK	TIM1_CH3	TIM2_CH2	RCC_MCO	BEEP	ADC_ETR
PD4	I2C_SMBA	USART_CK	SPI_MOSI/	TIM1_CH4	TIM2_CH1	RCC_MCO	BEEP	ADC_ETR

引脚名	AF0 (I2C/SWD)	AF1 (USART)	AF2 (SPI/I2S)	AF3 (TIM1)	AF4 (TIM2)	AF5 (RCC)	AF6 (Beeper)	AF7 (ADC)
			I2S_SD					
PD5	SWDIO	USART_TX	-	TIM1_ETR	TIM2_ETR	RCC_MCO	BEEP	ADC_ETR
PD6	-	USART_RX	SPI_MISO/ I2S_MCK	TIM1_CH2	TIM2_CH2	RCC_MCO	BEEP	ADC_ETR
PD7	I2C_SMBA	USART_RX	SPI_NSS/ I2S_WS	TIM1_CH3	TIM2_CH1	RCC_MCO	BEEP	ADC_ETR

(1). PB5 需要以下 IOMUX 外设的寄存器配置来选择 SWCLK 或者 I2C_SDA。

(2). PC3 和 PC4 需要以下 IOMUX 外设的寄存器配置来选择 TIM1 的 CH3/CH4 或者 CH1N/CH2N。

位	2	1	0
	PB5_I2C1_SEL	PC4_TIM1_SEL	PC3_TIM1_SEL
访问方式	rw	rw	rw
复位值	0	0	0

图 6-5 PB5/PC4/PC3 的复用功能选择

- 若 PB5_AF 配置为 AF0，当 PB5_I2C1_SEL 的值为：
 - 0：PB5 作为 SWCLK 输入引脚（系统复位时为此设置）。
 - 1：PB5 作为 I2C1 的 SDA 引脚。
- 若 PC4_AF 配置为 AF3，当 PC4_TIM1_SEL 的值为：
 - 0：PC4 作为 TIM1 的 CH4 引脚。
 - 1：PC4 作为 TIM1 的 CH2N 引脚。
- 若 PC3_AF 配置为 AF3，当 PC3_TIM1_SEL 的值为：
 - 0：PC3 作为 TIM1 的 CH3 引脚。
 - 1：PC3 作为 TIM1 的 CH1N 引脚。

6.6 IOMUX 引脚功能多重映射

TSSOP16/SOP8 封装产品能通过 IOMUX 引脚功能多重映射控制器，实现单根引脚映射到多个 GPIO 或外设 IO。

下面以图 6-4 中的第 8 引脚为例，说明引脚多重映射。

表 6-6 SOP8 封装的第 8 引脚功能映射

操作	第 8 引脚的功能
芯片复位	PD5 及 SYSCFG 配置中对应的外设 IO
配置 IOMUX 寄存器	- PD3 及 SYSCFG 配置中对应的外设 IO - PD1 及 SYSCFG 配置中对应的外设 IO - PC6 及 SYSCFG 配置中对应的外设 IO

通过 IOMUX 配置，SOP8 封装产品可以灵活使用 GPIO 资源以及片内所有外设 IO 功能。

7 封装参数

7.1 封装尺寸

7.1.1 QFN20 封装

QFN20 有三种封装尺寸。一种为 3 mm x 3 mm，0.4 mm（厚度 0.75mm）间距的封装（如图 7-1），对应型号为 HK32C003F4N6。另一种为 4 mm x 4 mm，0.5 mm 间距的封装（如图 7-2），对应的型号为 HK32C003F4U6。还有一种为 3 mm x 3 mm，0.4 mm（厚度 0.55mm）间距的封装（如图 7-3），对应型号为 HK32C003F4S6。

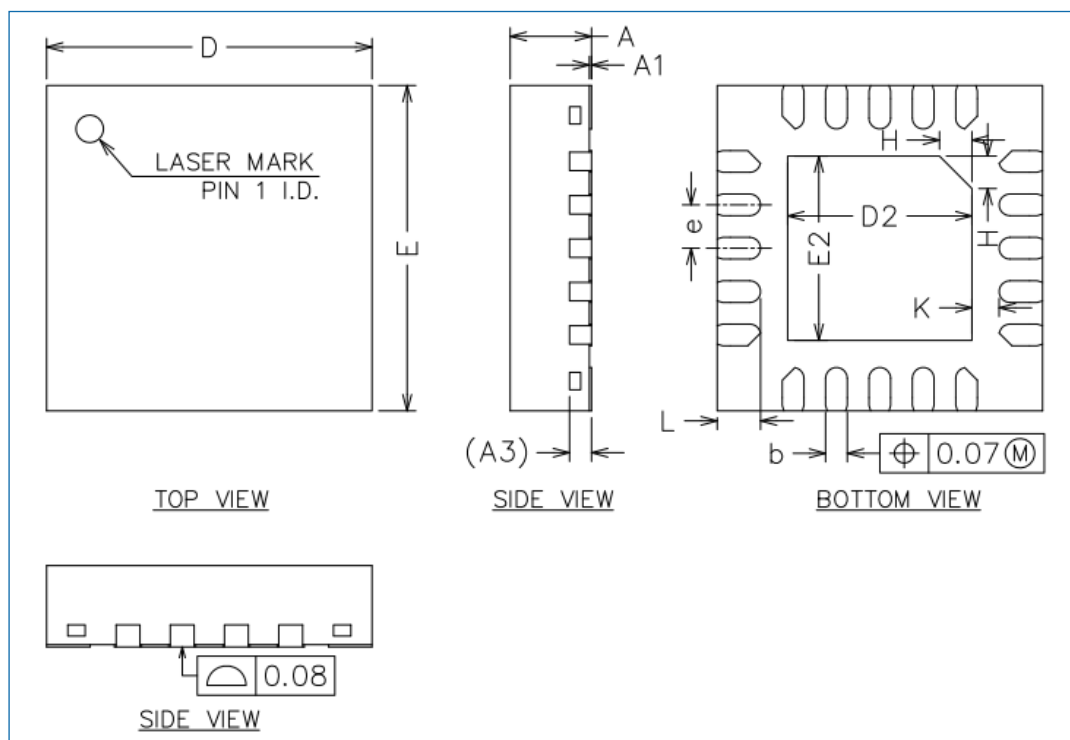


图 7-1 QFN20 封装尺寸 1

表 7-1 QFN20 封装尺寸 1 的参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF		
b	0.15	0.20	0.25
D	2.95	3.00	3.05
E	2.95	3.00	3.05
D2	1.65	1.70	1.75
E2	1.65	1.70	1.75
e	0.30	0.40	0.50
H	0.30 REF		
K	0.15	-	-
L	0.35	0.40	0.45

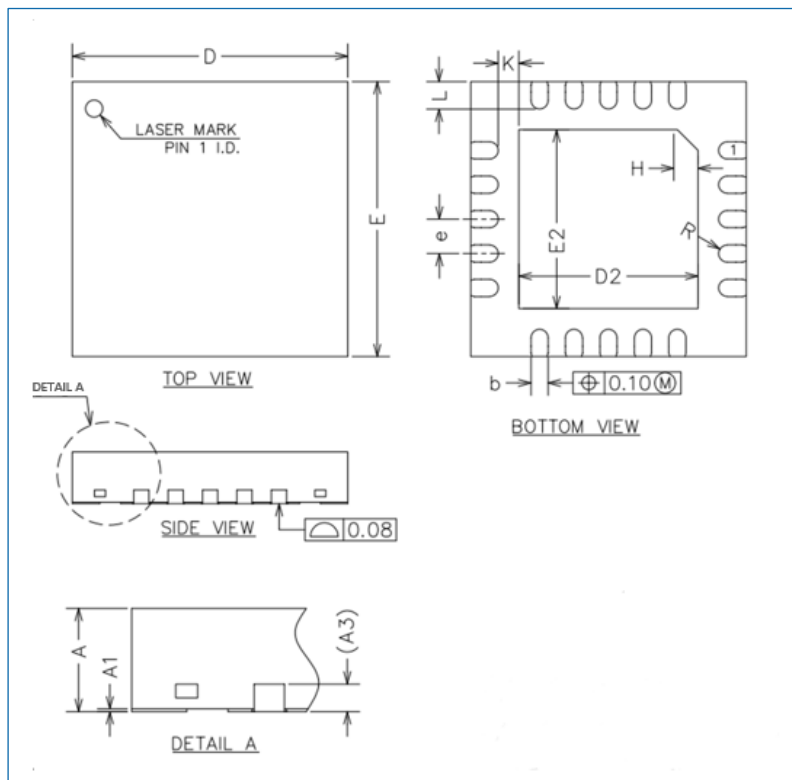


图 7-2 QFN20 封装尺寸 2

表 7-2 QFN20 封装尺寸 2 的参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.50	2.60	2.70
E2	2.50	2.60	2.70
e	0.40	0.50	0.60
H	0.30 REF		
K	0.20	-	-
L	0.35	0.40	0.45
R	0.10	-	-

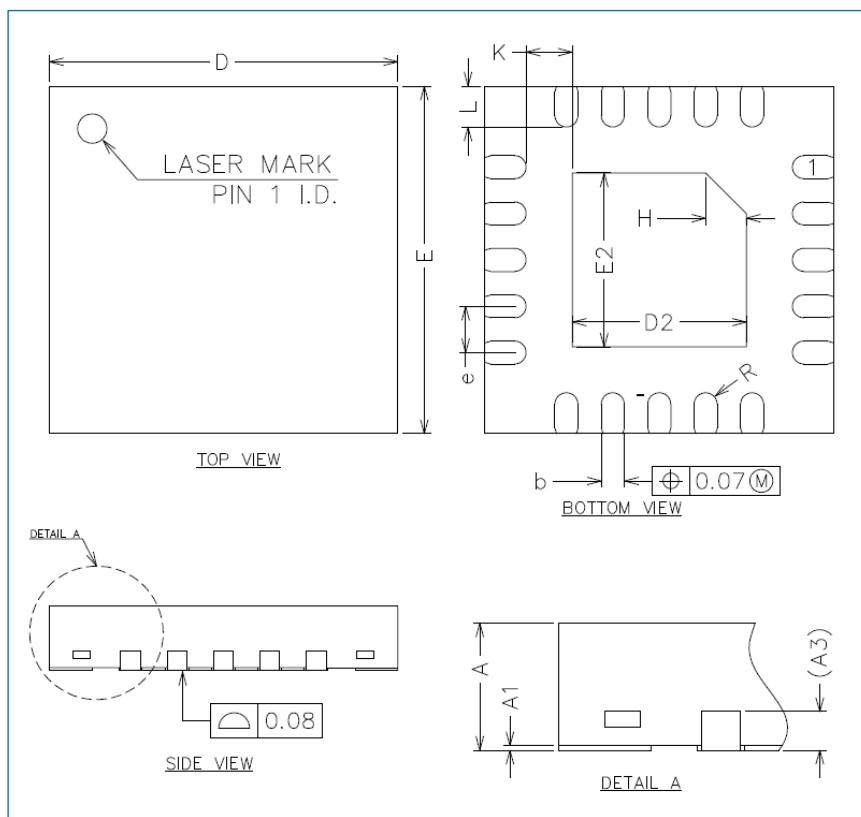


图 7-3 QFN20 封装尺寸 3

表 7-3 QFN20 封装尺寸 3 的参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	0.152 REF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.40	1.50	1.60
E2	1.40	1.50	1.60
e	0.325	0.40	0.475
H	0.35 REF		
K	0.40 REF	-	-
L	0.275	0.35	0.425
R	0.075	-	-

7.1.2 TSSOP20 封装

TSSOP20 为 6.5 mm x 4.4 mm，0.65 mm 的封装。

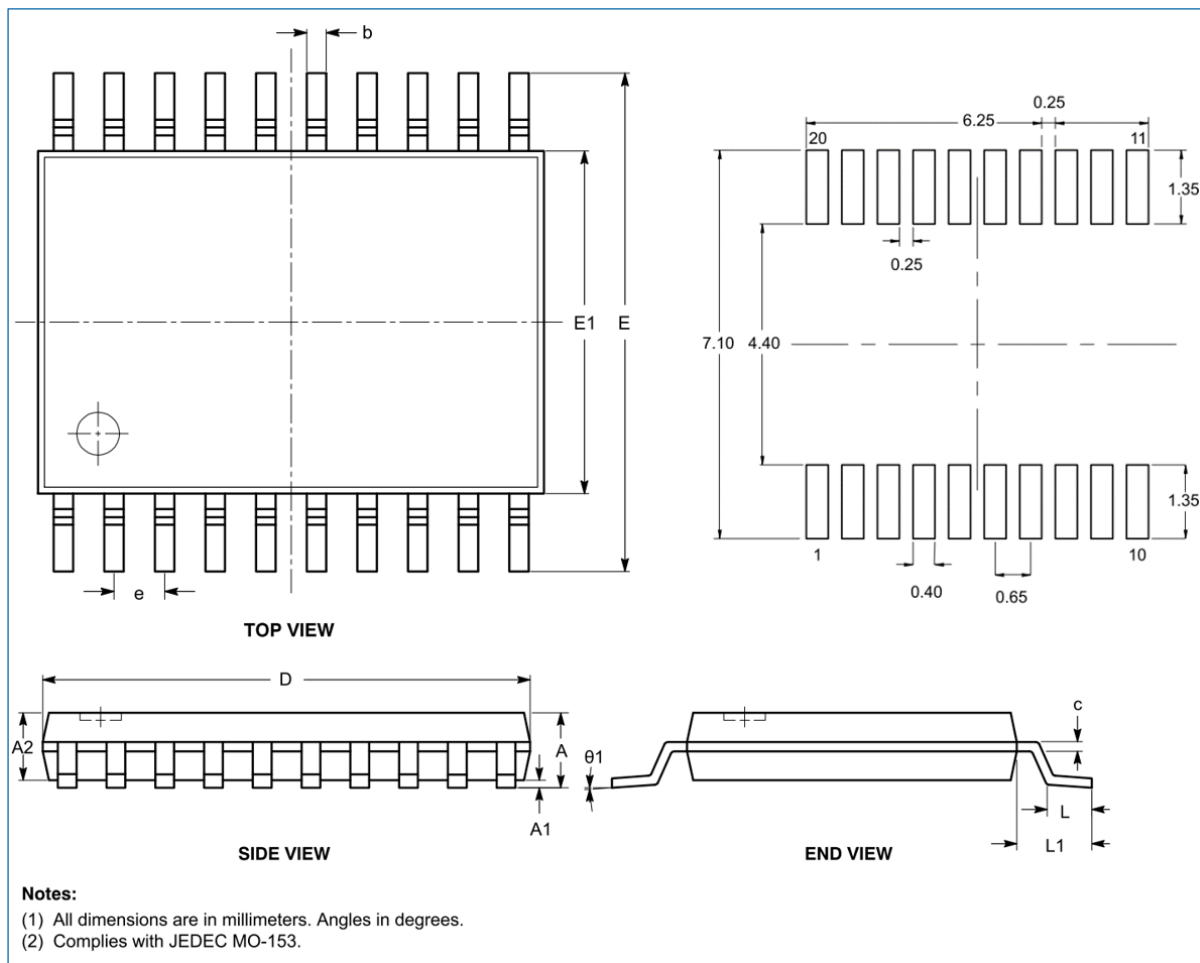


图 7-4 TSSOP20 封装尺寸

表 7-4 TSSOP20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	-	1.05
b	0.19	-	0.30
c	0.09	-	0.20
D	6.40	6.50	6.60
E	6.30	6.40	6.50
E1	4.30	4.40	4.50
e	0.65 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	-	8°

7.1.3 TSSOP16 封装

TSSOP16 为 5.0 mm x 4.4 mm，0.65 mm 间距的封装。

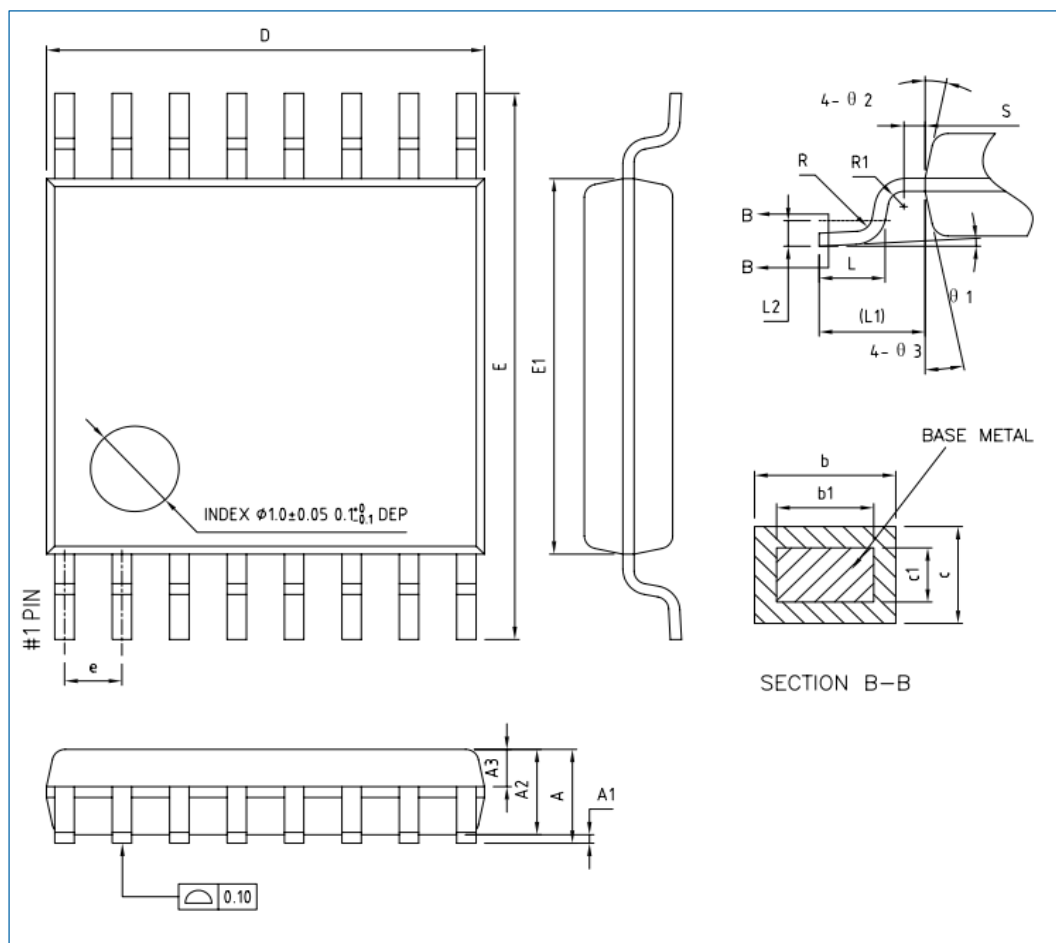


图 7-5 TSSOP16 封装尺寸

表 7-5 TSSOP16 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.20
A1	0.05	-	0.15
A2	0.90	1.00	1.05
A3	0.34	0.44	0.54
b	0.20	-	0.28
b1	0.20	0.22	0.24
c	0.10	-	0.19
c1	0.10	0.13	0.15
D	4.86	4.96	5.06
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
L2	0.25 BSC		

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
R	0.09	-	-
R1	0.09	-	-
S	0.20	-	-
θ1	0°	-	8°
θ2	10°	12°	14°
θ3	10°	12°	14°

7.1.4 SOP8 封装

SOP8 为 4.9 mm x 3.8 mm，1.27 mm 间距的封装。

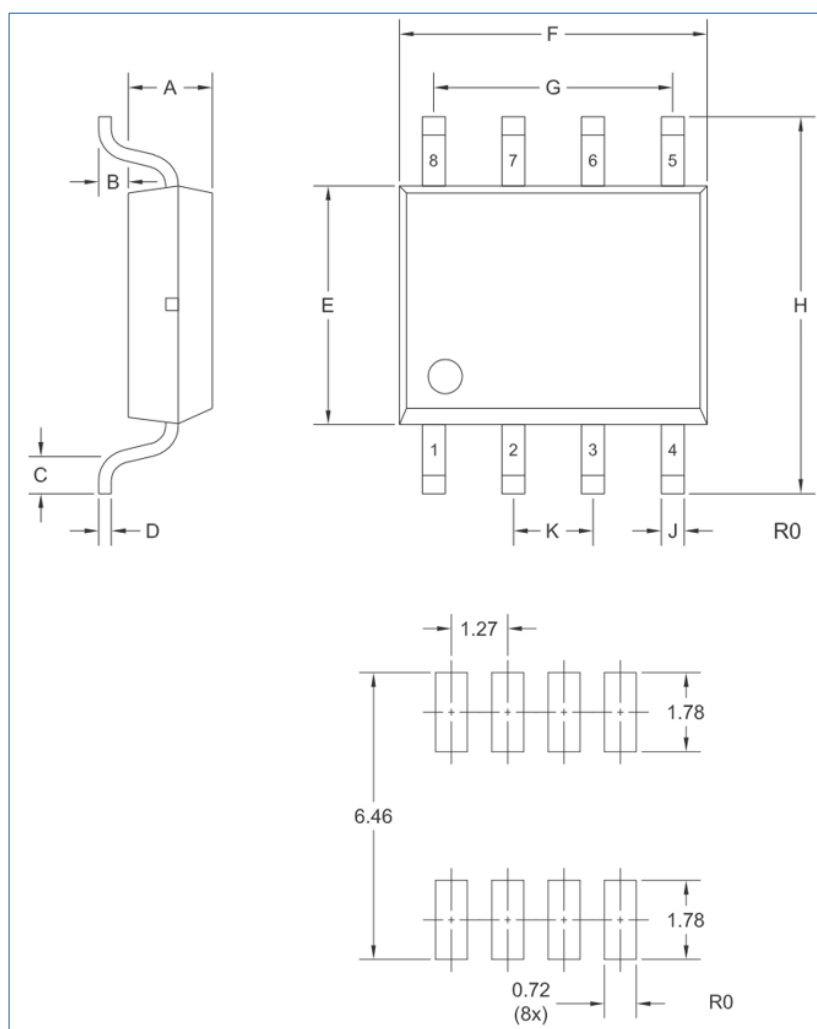


图 7-6 SOP8 封装尺寸图

表 7-6 SOP8 封装尺寸参数

符号	最小值 (mm)	最大值 (mm)	最小值 (inch)	最大值 (inch)
A	1.24	1.44	0.049	0.057
B	0.00	0.27	0.000	0.011
C	0.46	-	0.018	-
D	0.16	0.27	0.006	0.011
E	3.70	3.90	0.145	0.154
F	4.81	5.01	0.189	0.198

符号	最小值 (mm)	最大值 (mm)	最小值 (inch)	最大值 (inch)
G	3.81		0.150	
H	5.88	6.18	0.231	0.244
J	0.35	0.52	0.013	0.021
K	1.27		0.050	

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-7 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 QFN20 丝印

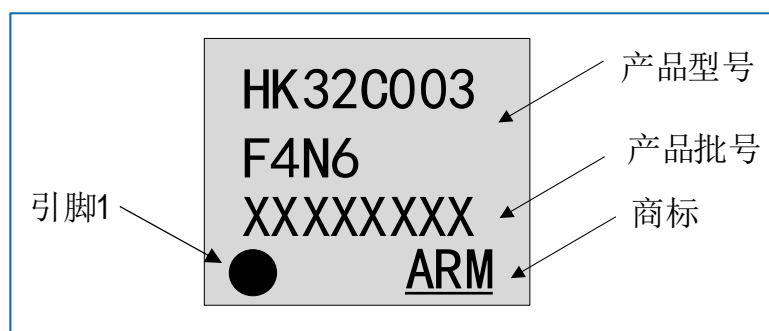


图 7-7 QFN20 HK32C003F4N6 丝印示例

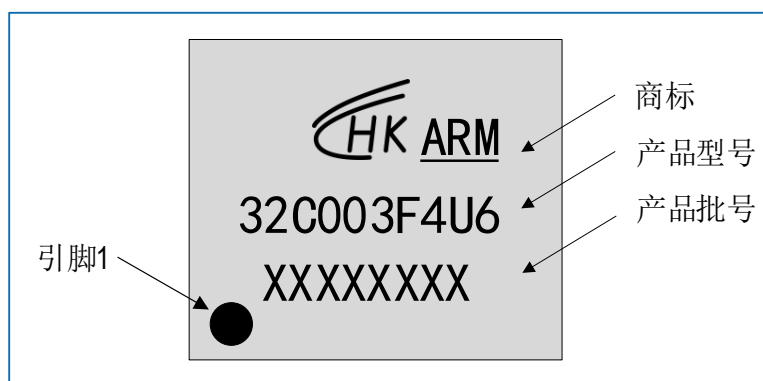


图 7-8 QFN20 HK32C003F4U6 丝印示例

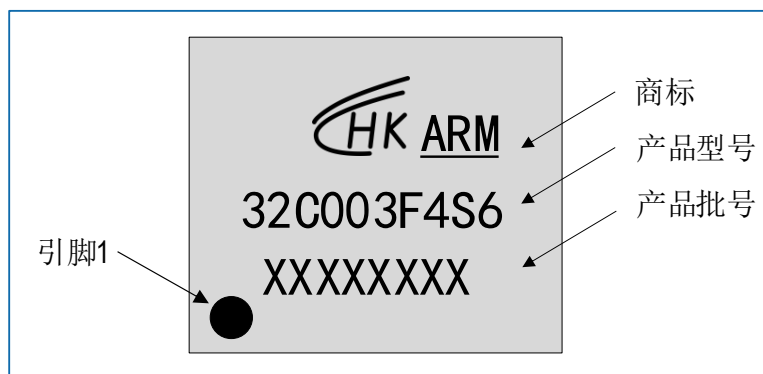


图 7-9 QFN20 HK32C003F4S6 丝印示例

7.2.2 TSSOP20 丝印



图 7-10 TSSOP20 HK32C003F4P6 丝印示例

7.2.3 TSSOP16 丝印

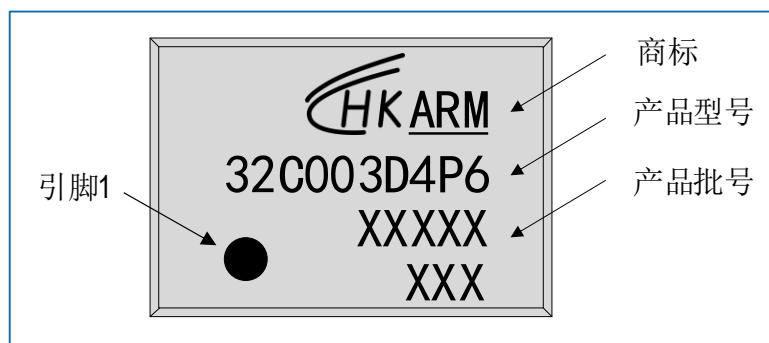


图 7-11 TSSOP16 HK32C003D4P6 丝印示例

7.2.4 SOP8 丝印

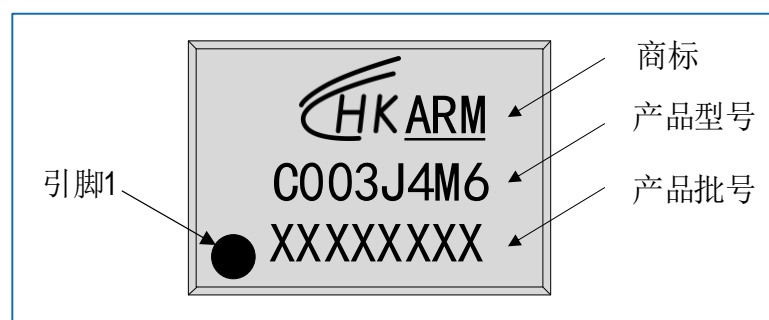


图 7-12 SOP8 HK32C003J4M6 丝印示例

8 订货信息

8.1 订货代码

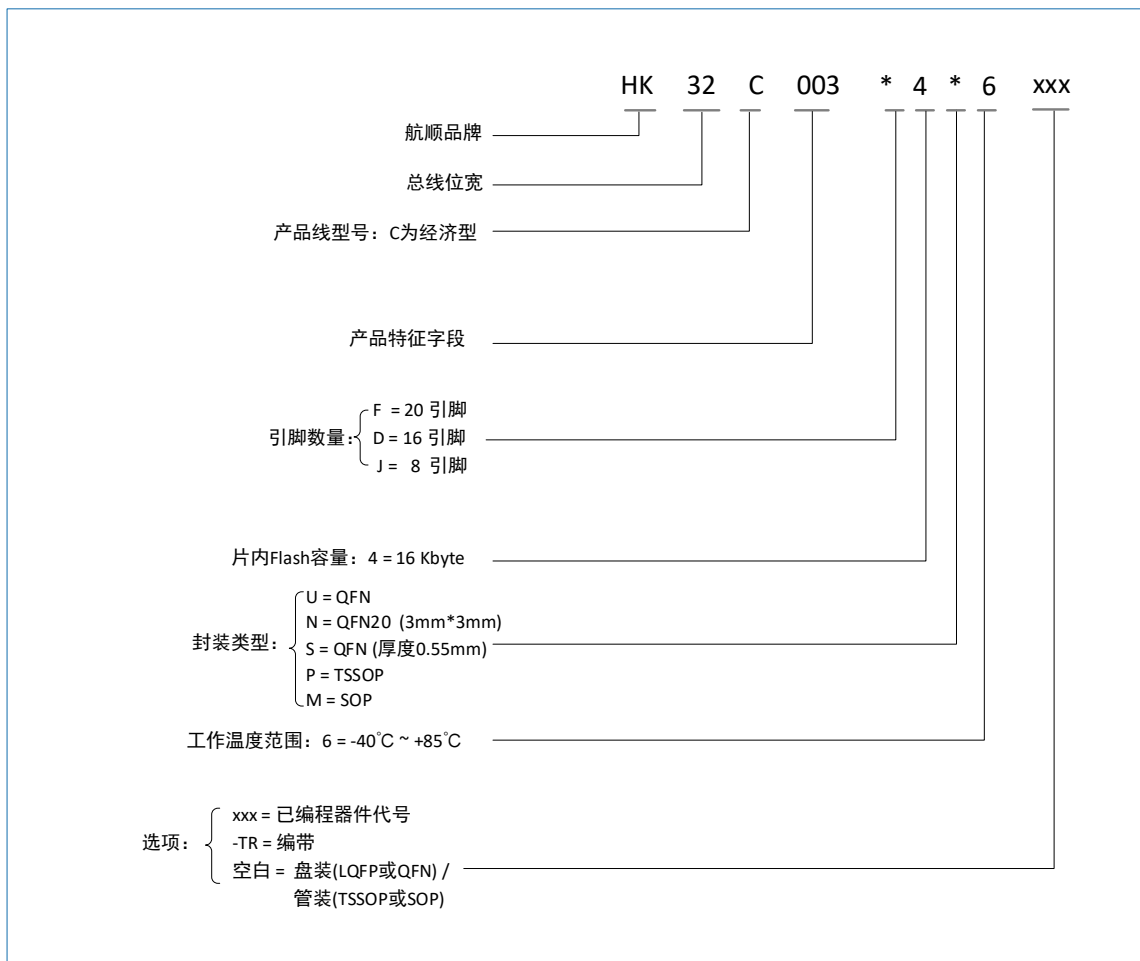


图 8-1 订货代码

8.2 订货包装

表 8-1 订货信息

封装	具体型号	包装	备注
QFN20	HK32C003F4N6	盘装	封装尺寸: 3 mm x 3 mm, 0.4 mm 间距 (厚度 0.75mm)
QFN20	HK32C003F4N6-TR	编带	
QFN20	HK32C003F4U6	盘装	封装尺寸: 4 mm x 4 mm, 0.5 mm 间距
QFN20	HK32C003F4U6-TR	编带	
QFN20	HK32C003F4S6	盘装	封装尺寸: 3 mm x 3 mm, 0.4 mm 间距 (厚度 0.55mm)
QFN20	HK32C003F4S6-TR	编带	
TSSOP20	HK32C003F4P6	管装	
TSSOP20	HK32C003F4P6-TR	编带	
TSSOP16	HK32C003D4P6	管装	
TSSOP16	HK32C003D4P6-TR	编带	
SOP8	HK32C003J4M6	管装	
SOP8	HK32C003J4M6-TR	编带	

9 缩略语

缩写	全称	中文描述
ADC	Analog-to-Digital Converter	模拟数字转换器
AHB	Advanced High-performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	高级外围总线
AWU	Auto-Wakeup Unit	自动唤醒
CRC	Cyclic Redundancy Check	循环冗余校验码
CSS	Clock Security System	时钟安全系统
DMA	Direct Memory Access	直接存储器访问
EEPROM	Electrically Erasable Programmable Read Only Memory	电可擦编程只读存储器
EXTI	Extended Interrupts and Events Controller	中断和事件控制器
GPIO	General Purpose Input Output	通用输入输出
I2C	Inter-integrated Circuit	I2C 总线
I2S	Inter-IC Sound	I2S 总线
IWDG	Independent Watchdog	独立看门狗
LSI	Low-speed Internal (Clock Signal)	低速内部（时钟信号）
MCU	Microcontroller Unit	微控制单元
MSPS	Million Samples Per Second	每秒百万次采样
NVIC	Nested Vectored Interrupt Controller	嵌套矢量中断控制器
PDR	Power-down Reset	掉电复位
PLL	Phase Locked Loop	锁相环
POR	Power-on Reset	上电复位
PWM	Pulse Width Modulation	脉宽调制
RCC	Reset and Clock Control	复位时钟控制
RISC	Reduced Instruction Set Computing	精简指令集计算机
SPI	Serial Peripheral Interface	串行外设接口
SRAM	Static Random Access Memory	静态随机存储器
SWD	Serial Wire Debug	串行线调试
USART	Universal Synchronous Asynchronous Receiver Transmitter	通用同步/异步收发器
WWDG	Window Watchdog	窗口看门狗

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权©深圳市航顺芯片技术研发有限公司 2015-2023

深圳市航顺芯片技术研发有限公司

联系电话：0755-83247667

網址: www.hsxp-hk.com

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [ARM Microcontrollers - MCU](#) category:

Click to view products by [HK](#) manufacturer:

Other Similar products are found below :

[R7FS3A77C2A01CLK#AC1](#) [MB96F119RBPMC-GSE1](#) [MB9BF122LPMC-G-JNE2](#) [MB9BF529TBGL-GE1](#) [XMC4500-E144F1024 AC](#)
[EFM32PG1B200F128GM48-C0](#) [26-21/R6C-AT1V2B/CT](#) [5962-8506403MQA](#) [STM32F769AIY6TR](#) [EFM32PG1B100F256GM32-C0](#)
[EFM32PG1B200F256GM32-C0](#) [EFM32PG1B100F128GM32-C0](#) [STM32F779AIY6TR](#) [CY8C4125FNI-S433T](#) [CY8C4247FNQ-BL483T](#)
[CY8C4725LQI-S401](#) [S6J336CHTBSC20000](#) [STM32C011F6U6TR](#) [STM32F413VGT6TR](#) [STM32U575VGT6](#) [STM32U575ZGT6](#)
[STM32WB15CCU6](#) [CY8C4146AZQ-S423](#) [CY8C4125LQI-S423T](#) [CY8C6347LQI-BLD52](#) [CY9BF121JPMC-G-JNE2](#) [CY8C4025LQI-S401T](#)
[CY8C4025LQI-S412T](#) [GD32F407IGH6](#) [GD32F103ZKT6](#) [GD32F405VGH6](#) [GD32F103TBU6](#) [GD32F205RET6](#) [GD32F207ZCT6](#)
[GD32F207ZGT6](#) [GD32F310K6T6](#) [GD32F407ZGT6](#) [TLE9842QX](#) [ATSAMC21G17A-MZTVAO](#) [ATSAMC21E16A-AZ](#) [LPC1778FBD144K](#)
[LPC11U68JBD48K](#) [LPC1112FHI33/102](#) [LPC1764FBD100K](#) [LPC4357FET256](#) [LPC5506JHI48EL](#) [FS32K146HFT0MLQT](#)
[MKE02Z64VLD4R](#) [FS32K116LFT0VLFT](#) [FS32K144HAT0MLHR](#)