



HK32A040 数据手册

版本：1.4

发布日期：2023-11-20

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32A040 系列芯片的结构框图、存储器映射、外设接口、电气特性、管脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32A040 系列芯片。

修订记录

版本	日期	修订内容
0.99	2023/03/13	Alpha 版本发布
1.0	2023/09/28	官网首次发布
1.1	2023/10/13	删除不支持的低功耗定时器（LPTIM）及其相关信息。
1.2	2023/11/03	更新了章节“7.1.3 QFN32 封装”和“7.1.4 QNF28 封装”中的封装尺寸信息。
1.3	2023/11/08	在“2.1 产品特性”中添加了 AEC-Q100 的工作温度等级说明。
1.4	2023/11/20	更新了“7.1.3 QFN32 封装”和“7.1.4 QNF28 封装”中的封装尺寸图和封装尺寸参数。

目录

1 简介	1
2 产品概述.....	2
2.1 产品特性.....	2
2.2 器件一览表.....	5
3 功能介绍.....	7
3.1 结构框图.....	7
3.2 存储器映射.....	8
3.3 Flash	8
3.4 SRAM.....	8
3.5 复位	8
3.5.1 系统复位.....	8
3.5.2 电源复位.....	9
3.5.3 备份域复位.....	9
3.6 时钟和时钟树.....	10
3.7 供电方案.....	10
3.8 Boot 模式.....	11
3.9 可编程电压监测器（PVD）	11
3.10 低功耗模式.....	11
3.11 NVIC.....	12
3.12 EXTI.....	13
3.13 独立看门狗.....	14
3.14 窗口看门狗.....	14
3.15 System Tick 定时器.....	14
3.16 定时器.....	15
3.16.1 高级定时器.....	15
3.16.2 通用定时器.....	15
3.16.3 基本定时器.....	16
3.17 红外遥控接口.....	16
3.18 I2C	16
3.19 USART.....	17

3.20 LPUART	17
3.21 SPI/I2S	17
3.22 GPIO	18
3.23 DMA	18
3.24 ADC.....	18
3.25 CAN.....	19
3.26 RTC 时钟	19
3.27 信息安全.....	19
3.27.1 AES.....	19
3.27.2 HASH	20
3.27.3 TRNG	20
3.28 CRC 计算单元	20
3.29 电机加速单元.....	20
3.30 DVSQ 计算单元	21
3.31 可编程逻辑单元（CLU）	21
3.32 电压比较器.....	21
3.33 内部参考电压.....	21
3.34 温度传感器.....	21
3.35 96 位 UID.....	22
3.36 调试接口.....	22
4 电气性能指标.....	23
4.1 最大绝对额定值.....	23
4.1.1 极限电压特性.....	23
4.1.2 极限电流特性.....	23
4.1.3 极限温度特性.....	23
4.2 工作参数.....	24
4.2.1 推荐工作条件.....	24
4.2.2 低压检测.....	24
4.2.3 上/下电复位特性	24
4.2.4 内部参考电压.....	25
4.2.5 工作电流特性.....	25
4.2.6 外部快速（HSE）时钟特性	26

4.2.7 外部低速（LSE）时钟特性	27
4.2.8 内部快速（HSI）时钟特性	28
4.2.9 内部低速（LSI）时钟特性	28
4.2.10 PLL 特性	28
4.2.11 Flash 存储器特性	28
4.2.12 IO 输入引脚特性	29
4.2.13 IO 输出引脚特性	29
4.2.14 NRST 复位管脚特性	29
4.2.15 TIM 计数器特性	29
4.2.16 电机加速单元特性	30
4.2.17 ADC 特性	30
4.2.18 温度传感器特性	32
5 典型电路	33
6 管脚定义	34
6.1 LQFP64 封装	34
6.2 LQFP48 封装	34
6.3 QFN32 封装	35
6.4 QFN28 封装	35
6.5 各封装的管脚定义	36
6.6 引脚复用（AF）功能表	43
7 封装参数	46
7.1 封装尺寸	46
7.1.1 LQFP64 封装	46
7.1.2 LQFP48 封装	47
7.1.3 QFN32 封装	48
7.1.4 QFN28 封装	49
7.2 丝印信息	50
7.2.1 LQFP64 丝印	51
7.2.2 LQFP48 丝印	51
7.2.3 QFN32 丝印	52
7.2.4 QFN28 丝印	52

8 订货信息.....	53
8.1 订货代码.....	53
8.2 订货包装.....	53
9 缩略语	54
10 重要提示.....	55

1 简介

本文档为 HK32A040 系列芯片的数据手册。HK32A040 系列芯片是由深圳市航顺芯片技术研发有限公司研发的车规级 MCU 芯片，包括以下子系列和型号：

- HK32A040RBT3（LQFP64 封装）
- HK32A040CBT3（LQFP48 封装）
- HK32A040KBU3（QFN32 封装）
- HK32A040GBU3（QFN28 封装）

用户可以查看《HK32A040 用户手册》，进一步了解 HK32A040 的功能。

2 产品概述

HK32A040 使用 ARM® Cortex®-M0 内核，最高工作频率 96 MHz，内置最高 124 Kbyte Flash、10 Kbyte SRAM。通过配置 Flash 控制器寄存器，可实现中断向量在主 Flash 区内的重映射。

HK32A040 支持传统的 Flash Level 0/1/2 读写保护和 Flash 代码加密（航顺自研专利）。

为满足各种安全应用，HK32A040 提供了 CRC、AES、HASH、TRNG 硬件运算单元，以验证数据传输或数据存储的正确性和完整性，以及实现 Flash 数据的加解密。

HK32A040 内置了多种通信接口：

- 3 路串口（最高 12 Mbit/s）：包括 2 路 USART 和 1 路 LPUART

USART 支持同步及异步全双工或半双工通信、多主机通信、LIN 协议、SmartCard 协议、IrDA SIR 编解码；可通过软件互换 RX 和 TX 引脚位置；在 MCU 停机（Stop）模式下，支持数据接收唤醒。

- 最多 2 路高速（最高 18 Mbit/s）SPI/I2S

SPI/I2S 支持 4 ~ 16 位数据长度的全双工或半双工通信、主/从机模式、TI 模式、NSS 脉冲模式、自动 CRC 校验和 I2S 协议。

- 最多 2 路高速（最高 1 MHz）I2C

I2C 支持 1 MHz/400 kHz/100 kHz 传输模式、主/从机模式、多主机模式、7 位/10 位地址寻址和 SMBus 协议。在 MCU 停机模式下，支持数据接收唤醒。

HK32A040 内置了 1 个 16 位高级 PWM 定时器（共 4 路 PWM 输出，其中 3 路带死区互补输出）、5 个 16 位和 1 个 32 位通用 PWM 定时器和 1 个基本定时器。

HK32A040 内置了模拟电路：1 个 12 位 ADC（共 16 路模拟信号输入通道，支持差分对输入；采样率可达 1 MSPS）、1 个上电/下电复位（POR/PDR）电路、1 个内部参考电压（通过片内 ADC 采样得到）和 1 个 1/2 V_{BAT} 分压电路。

HK32A040 集成了硬件除法开方运算单元（DVSQ），能提高软件处理能力并且更快地响应外部事件。

HK32A040 还将电机算法硬件化，能够更为快速地处理电机驱动操作。

HK32A040 有 4 路可编程逻辑单元，用于用户可编程的异步和同步布尔逻辑运算。

HK32A040 除电源、地、NRST 以外的所有引脚均可作为 GPIO、外设 IO 或外部中断输入；在引脚数量受限应用场景中，提供尽可能多的引脚信号数量。

HK32A040 工作于 -40°C ~ +125°C 的温度范围，供电电压 1.8 V ~ 3.6 V，可满足绝大部分应用环境的要求。

HK32A040 适用于汽车电子应用。

2.1 产品特性

- CPU 内核
 - ARM® Cortex®-M0
 - 最高时钟频率：96 MHz
 - 24 位 System Tick 定时器
 - 支持中断向量重映射（通过 Flash 控制器的寄存器配置）
- 工作电压范围
 - 单电源域（主电源 V_{DD}）：1.8 V ~ 3.6 V
 - 备用电源（V_{BAT}）：1.8V ~ 3.6V

- 典型工作电流
 - 运行（Run）模式：6.1mA@96MHz；1.6mA@8MHz
 - 睡眠（Sleep）模式：4.7mA@96MHz
 - 停机（Stop）模式：
 - LDO 全速：0.7mA@3.3V
 - LDO 低功耗：60μA@3.3V
 - 待机（Standby）模式：1.6μA@3.3V
 - 关机（Shutdown）模式：0.4μA@3.3V
- 存储器
 - 124 Kbyte Flash
 - CPU 主频不高于 24 MHz 时，支持 0 等待总线周期访问 Flash。
 - Flash 具有数据安全保护功能，可分别设置读保护和写保护。
 - 支持加密 Flash 存储的指令和数据，可防止 Flash 内容受到物理攻击。
 - 10 Kbyte SRAM
- 数据安全
 - CRC 校验硬件单元
 - 多种安全加密模块，包括 AES、HASH 和 TRNG
- 时钟
 - 外部高速时钟（HSE）：支持 4 ~ 32 MHz，典型值为 8 MHz
 - 外部低速时钟（LSE）：32.768 kHz
 - 片内高速时钟（HSI）：8 MHz/14 MHz/56 MHz 可配置
 - 片内低速时钟（LSI）：40 kHz
 - PLL 时钟：最高 96MHz
 - 芯片管脚输入时钟（EXTCLK）
- 复位
 - 外部管脚复位
 - 电源复位（POR/PDR）
 - 软件复位
 - 看门狗（IWDG 和 WWDG）复位
 - 低功耗管理复位
 - 选项字节装载器复位
- 可编程电压监测器（PVD）
 - 8 级检测电压门限可调
 - 上升沿和下降沿检测可配置
- GPIO 端口
 - 最多支持 55 个 GPIO 引脚
 - 每个 GPIO 引脚都可配置为外部中断输入
- 数据通信接口
 - 2 路 USART：支持主同步 SPI 和调制解调器的硬件流控，具有 ISO7816 接口、LIN、IrDA 功能以及自动波特率检测和停机（Stop）模式下唤醒特性。

- 最多 2 路高速 SPI：支持 4 至 16 位可编程数据帧，带复用的 I2S 接口。
- 最多 2 路 I2C：支持超快速模式（1 MHz）、SMBus 和 PMBus。在 Stop 模式下，支持数据接收唤醒。
- 1 路 LPUART：支持在最小功耗下进行异步串行通讯、单线半双工通信、调制解调器的硬件流控（CTS/RTS）以及多处理器通信。
- 1 个 CAN：支持 CAN 协议（2.0A 和 2.0B 主动模式）
- 定时器及 PWM 发生器
 - 1 个 16 位高级定时器（4 路 PWM 输出，其中 3 路带死区互补输出和刹车功能）
 - 5 个 16 位和 1 个 32 位通用定时器（TIM2/TIM3/TIM14/TIM15/TIM16/TIM17）
 - 1 个 16 位基本定时器（TIM6）
- 片内模拟电路
 - 1 个 12 位 SAR ADC（多达 16 路模拟信号输入通道）
 - 最高转换器频率：1MSPS
 - 支持自动连续转换、扫描转换功能
 - 具有 3 路模拟比较器
- DMA 控制器（带 7 个通道）
 - 支持定时器、ADC、SPI、I2C、USART、AES、HASH 等多种外设触发。
- 温度传感器
 - 模拟输出连接到 A/D 转换器独立通道
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM® CoreSight™ 调试组件（ROM-Table、DWT 和 BPU）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 定点数除法/开方运算单元
 - 支持 32 位定点数除法，可同时得到商和余数
 - 支持 32 位定点数高精度开方
- 4 个可编程逻辑单元（CLU），处理简单的逻辑运算
- 电机加速（EMACC）硬件化算法，提高电机算法处理速度
- 日历 RTC
 - 带闹钟功能
 - 可从停机或待机状态周期唤醒
- 96 位芯片 UID 标识
- 可靠性
 - 通过 HBM6000V/CDM2000V/MM200V/LU200mA 等级测试。
- 工作温度范围⁽¹⁾：-40°C ~ +125°C

(1). AEC-Q100 工作温度等级，见下表：

等级 (Grade)	工作温度范围 (Ambient Operating Temperature Range)
0	-40°C ~ +150°C
1	-40°C ~ +125°C

等级 (Grade)	工作温度范围 (Ambient Operating Temperature Range)
2	-40°C ~ +105°C
3	-40°C ~ +85°C

2.2 器件一览表

表 2-1 HK32A040 系列芯片特性

产品特性		HK32A040RBT3	HK32A040CBT3	HK32A040KBU3	HK32A040GBU3
封装		LQFP64	LQFP48	QFN32	QFN28
GPIO 数量		55	39	27	23
工作电压	主电源	1.8 V - 3.6 V			
	备用电源	1.8 V - 3.6 V			
工作温度		-40°C ~ +125°C			
存储器	Flash (Kbyte)	124			
	SRAM (Kbyte)	10			
CPU	内核	Cortex®-M0			
	工作频率	96 MHz			
DMA		7 通道 (支持 ADC/SPI/I2C/USART/Timer/AES/HASH 请求)			
定点数除法/开方运算单元		支持			
时钟	内部 LSI	40 kHz			
	内部 HSI	可配置为 8 MHz/14 MHz/56 MHz (默认 56 MHz)			
	PLL 时钟	最高 96MHz			
	外部 HSE	4 ~ 32 MHz			
	外部 LSE	32.768 kHz			
定时器	高级定时器	TIM1 (16 位)			
	通用定时器	32 位: TIM2 16 位: TIM3/TIM14/TIM15/TIM16/TIM17			
	基本定时器	TIM6 (16 位)			
	系统嘀嗒定时器	支持			
	实时 RTC	支持			
	独立看门狗 (IWDG)	支持			
	窗口看门狗 (WWDG)	支持			
外设通讯	USART	2			
	LPUART	1			
	I2C	2	2	2	1
	SPI/I2S	2/2	2/2	1/1	1/1
	CAN(2.0A/2.0B)	1			
ADC	外部通道数	16	10	10	10
	基准选择	外部参考电压输入			
	ADC 采样速率	1 MSPS			
	ADC 精度	12 位			

产品特性		HK32A040RBT3	HK32A040CBT3	HK32A040KBU3	HK32A040GBU3
电机加速单元		1			
可编程电压检测器（PVD）		支持			
电压比较器		3			
可编程逻辑单元(CLU)		4			
信息安全	CRC	支持			
	96 位 UID	支持			
	AES	支持			
	HASH	支持			
	TRNG	支持			

3 功能介绍

3.1 结构框图

ARM® Cortex®-M0 处理器是嵌入式 32 位 RISC 处理器。它是一个低成本、低功耗的 MCU 平台，提供优秀的计算性能和先进的中断系统响应。HK32A040 拥有内置的 Cortex®-M0 内核，与 ARM 工具和软件兼容。

以 HK32A040RBT3 为例，HK32A040 的功能框图如下图：

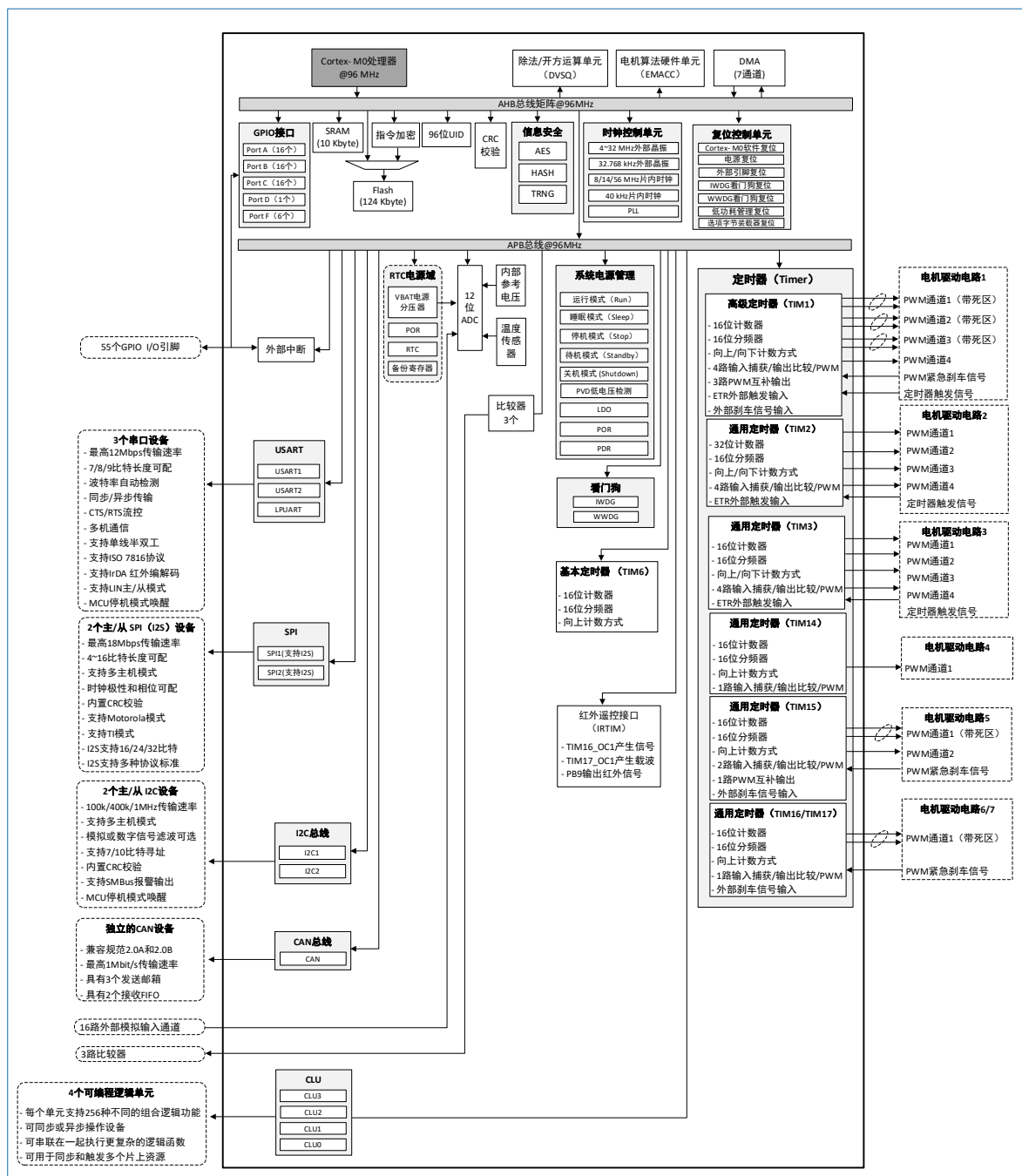


图 3-1 HK32A040 功能框图

3.2 存储器映射

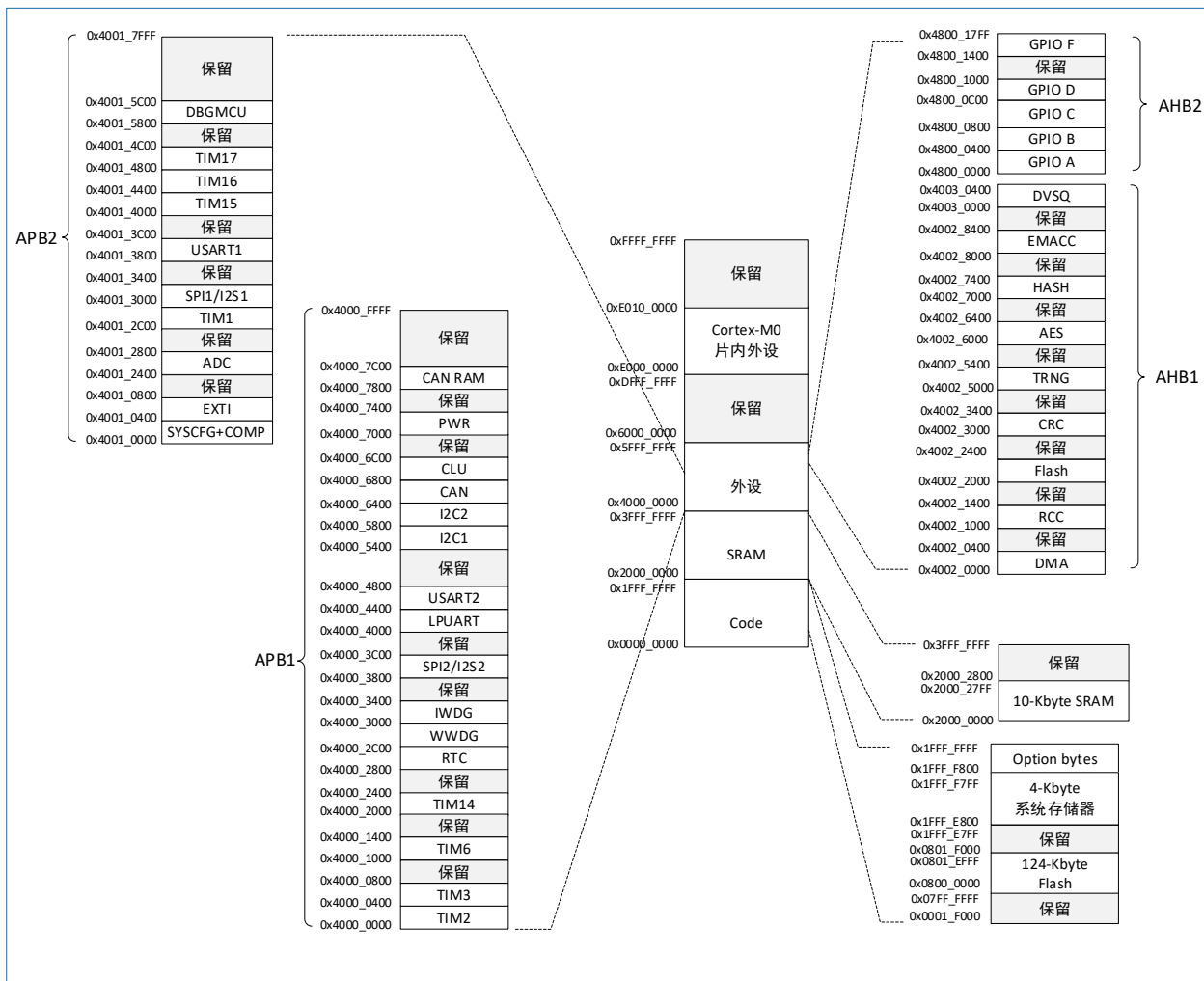


图 3-2 HK32A040 存储器映射

3.3 Flash

HK32A040 内部集成高达 124 Kbyte 的闪存存储器，用于存放程序和数据。

3.4 SRAM

HK32A040 内部集成 10 Kbyte SRAM，支持字、半字和字节读写访问。CPU 能以零等待周期对 SRAM 进行快速读写访问，可满足大多数应用的需求。

3.5 复位

3.5.1 系统复位

除了时钟控制器的 RCC_CSR 寄存器中的复位标志位和备份寄存器以外，系统复位将复位所有寄存器至它们的复位状态。用户可通过查看 RCC_CSR 控制状态寄存器中的复位状态标志位识别复位事件来源。

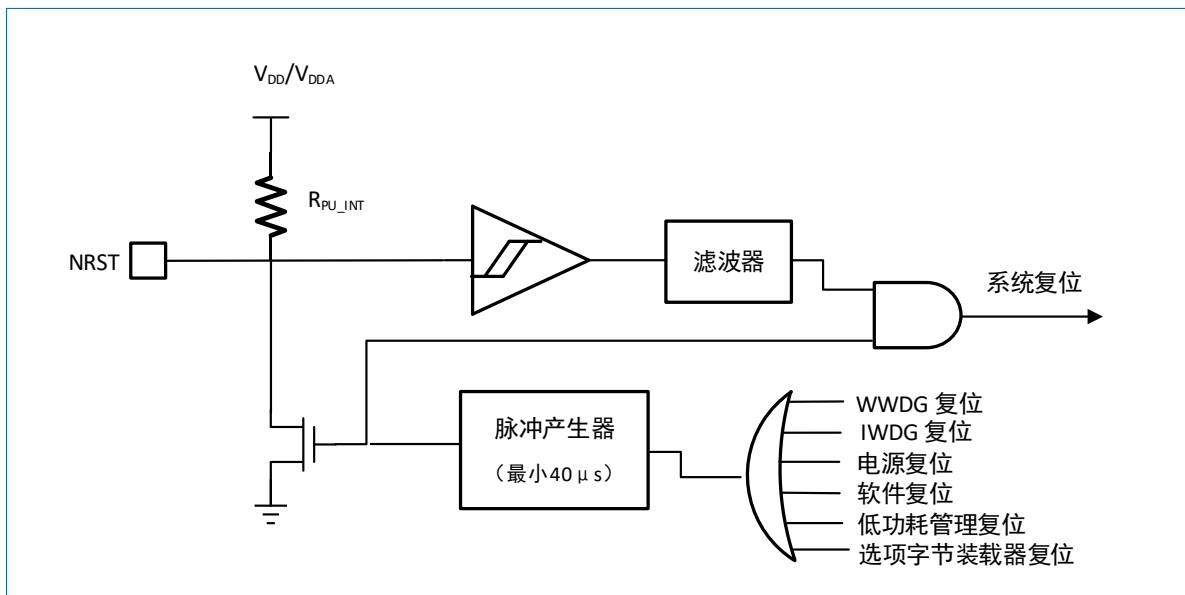


图 3-3 复位信号

当发生以下任一事件时，将产生一个系统复位：

- NRST 引脚上的低电平（外部复位）
- 窗口看门狗计数终止（WWDG 复位）
- 独立看门狗计数终止（IWDG 复位）
- 软件复位（SW 复位）：通过将 Cortex®-M0 中断使能和复位控制寄存器中的 SYSRESETREQ 位置‘1’，可实现软件复位。
- 低功耗管理复位
- 选项字节装载器复位

复位源将最终作用于 NRST 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 0x0000 0004。

芯片内部的复位信号会在 NRST 引脚上输出。脉冲发生器保证每一个内部复位源都能有至少 40 μs 的脉冲延时。当 NRST 引脚被拉低产生外部复位时，它将产生复位脉冲。

3.5.2 电源复位

当以下任一事件发生时，会产生电源复位：

- 上电/掉电复位（POR/PDR）
- 从待机模式中返回

电源复位将复位除了备份区域外的所有寄存器。

HK32A040 内部集成了上电复位（POR）/掉电复位（PDR）电路。该电路始终处于工作状态，以保证系统在供电超过 1.8 V 时正常工作。当 V_{DD} 小于 POR/PDR 阈值时，MCU 将被复位，无需使用外部复位电路。

3.5.3 备份域复位

备份域拥有两个专门的复位，它们只影响备份域。

当以下任一事件发生时，将产生备份域复位：

- 软件复位，由备份域控制寄存器（RCC_BDCR）的 BDRST 位触发。
- 在 V_{DD} 和 V_{BAT} 两者掉电后， V_{DD} 和（或） V_{BAT} 再上电时将触发备份域复位。

3.8 Boot 模式

BOOT0 引脚和配置位用于选择系统启动的方式：

- 从用户 Flash 自举
- 从系统存储器自举
- 从内部 SRAM 自举

引导加载程序位于系统存储器中，可以通过 USART1（PA9/PA10 引脚）或 USART2（PA14/PA15 引脚）对 Flash 重新编程。

3.9 可编程电压监测器（PVD）

HK32A040 带一个可编程电压监测器（PVD）。它监视 V_{DD} 供电并将其与阈值 V_{PVD} 比较，当 V_{DD} 低于或高于阈值 V_{PVD} 时将产生中断，中断处理程序可以发出警告信息或将 MCU 转入安全模式。PVD 功能需要通过程序使能开启。

3.10 低功耗模式

HK32A040 支持多种功耗模式。

- 运行（Run）模式

在运行模式下，CPU 全速工作。

- 睡眠（Sleep）模式

在睡眠模式下，仅有 CPU 停止工作，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- 停机（Stop）模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，内核域的所有时钟关闭，HSI 振荡器和 HSE 振荡器关闭。通过任一配置成 EXTI 的信号，可把 MCU 从停机模式中唤醒。支持任何一个 EXTI 外部中断线唤醒（比如，PVD 的输出或 RTC 闹钟等）。

- 待机（Standby）模式

在待机模式下，MCU 可以达到非常低的电能消耗。此模式下，内部 LDO 被关闭，因此所有内部 1.2V 的供电域断电；PLL、HSI 和 HSE 的振荡器也被关闭；进入待机模式后，SRAM 和寄存器的内容将消失，但备份寄存器的内容仍然保留，待机电路仍工作。

从待机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升沿或 RTC 的闹钟到来。

- 关机（Shutdown）模式

关机模式和待机模式类似，MCU 可以达到极低的电能消耗。此模式下，内部所有 LDO 供电关闭（包括备份域的供电），并且所有时钟源关闭。仅关机的唤醒电路可以工作。从关机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位或 WKUP 管脚上的一个上升沿。由于备份域停止供电，无法通过 RTC 唤醒。

表 3-1 工作模式及功耗

工作模式	测试条件	功耗指标 ⁽¹⁾	唤醒时间
运行（Run）模式	HCLK=8MHz 且 APB 时钟关闭	功耗 1.6mA/8MHz@3.3V	-
睡眠（Sleep）模式	HCLK=8MHz 且 APB 时钟关闭	功耗 1.3mA/8MHz@3.3V	4.7 μ s
停机（Stop）模式	LDO 低功耗状态，HSE/HSI/LSE 关闭，IWDG 关闭	静态功耗 60 μ A@3.3V	最快 132 μ s
待机（Standby）模式	所有振荡器都关闭	静态功耗 1.6 μ A@3.3V	152 μ s

工作模式	测试条件	功耗指标 ⁽¹⁾	唤醒时间
关机（Shutdown）模式	LSE 和 RTC 都关闭	静态功耗可低至 0.4 μ A@3.3V	364 μ s

(1) 各功耗指标的具体测试条件，参见表 4-8。

低功耗模式进入和唤醒条件如下表所示。

表 3-2 低功耗模式的进入/唤醒条件

工作模式	进入条件	唤醒条件
睡眠模式	设置： 1. PWR_CR:LPDS = 0; 2. 软件执行 WFI/WFE 指令进入。	由任何一个普通 IRQ 中断事件唤醒，包括 System Tick 定时器。
停机模式	设置： 1. PWR_CR:LPDS = 0; 2. 设置 CM0 系统控制寄存器的 SLEEPDEEP 位，软件执行 WFI/WFE 指令进入。	支持任何一个 EXTI 外部中断线唤醒。
待机模式	设置： 1. PWR_CR:LPDS = 0; 2. PWR_CR:PDDS = 1; 3. 设置 Cortex-M0 系统控制寄存器的 SLEEPDEEP 位，软件执行 WFI/WFE 指令进入。	NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升沿或 RTC 的闹钟事件。
关机模式	设置： 1. PWR_CR:LPDS = 0; 2. PWR_CR:PDDS = 1; 3. PWR_CSR2:SHDS = 1; 4. 设置 Cortex-M0 系统控制寄存器的 SLEEPDEEP 位，软件执行 WFI/WFE 指令进入。	3 个可配置极性的外部唤醒引脚唤醒。

3.11 NVIC

HK32A040 内置嵌套向量中断控制器（NVIC），能够处理多达 32 个可屏蔽中断通道（不包括 16 个 Cortex-M0 的中断线）和 4 个中断优先级。该模块以最小的中断延迟提供灵活的中断管理功能。

- 紧耦合的 NVIC 能够实现低延迟的中断响应处理。
- 中断向量入口地址直接进入内核。
- 允许中断的早期处理。
- 处理晚到的较高优先级中断。
- 支持中断尾部链接功能。
- 自动保存处理器状态。
- 中断返回时自动恢复，无需额外指令开销。

表 3-3 NVIC 表

位置	优先级	名称	描述	地址
-	-	-	保留	0x0000_0000
-	-3	固定	Reset	0x0000_0004
-	-2	固定	NMI RCC 时钟安全系统连接到 NMI 向量。	0x0000_0008
-	-1	固定	HardFault	0x0000_000C
-	3	可配置	SVCALL	0x0000_002C
-	5	可配置	PendSV	0x0000_0038
-	6	可配置	SysTick	0x0000_003C

位置	优先级		名称	描述	地址
0	7	可配置	WWDG	窗口看门狗中断	0x0000_0040
1	8	可配置	PVD	PVD 中断（和 EXTI 线 16 共用）	0x0000_0044
2	9	可配置	RTC	RTC 中断（和 EXTI 线 17、19 和 20 共用）	0x0000_0048
3	10	可配置	Flash	Flash 全局中断	0x0000_004C
4	11	可配置	RCC	RCC 全局中断	0x0000_0050
5	12	可配置	EXTI0_1	EXTI 线[1:0]中断	0x0000_0054
6	13	可配置	EXTI2_3	EXTI 线[3:2]中断	0x0000_0058
7	14	可配置	EXTI4_15	EXTI 线[15:4]中断	0x0000_005C
8	15	可配置	LPUART_IRQ	LPUART 中断（和 EXTI 线 28 共用）	0x0000_0060
9	16	可配置	DMA_CH1	DMA 通道 1 全局中断	0x0000_0064
10	17	可配置	DMA_CH2_3	DMA 通道 2/3 中断	0x0000_0068
11	18	可配置	DMA_CH4_7	DMA 通道 4/5/6/7 中断	0x0000_006C
12	19	可配置	ADC	ADC 中断（和 EXTI 线 21、22、30 和 31 共用）	0x0000_0070
13	20	可配置	TIM1_BRK_UP_TRG_COM	TIM1 刹车、更新、触发和 COM 中断	0x0000_0074
14	21	可配置	TIM1_CC	TIM1 捕获比较中断	0x0000_0078
15	22	可配置	TIM2	TIM2 全局中断	0x0000_007C
16	23	可配置	TIM3	TIM3 全局中断	0x0000_0080
17	24	可配置	TIM6	TIM6 全局中断	0x0000_0084
18	25	可配置	-	保留	0x0000_0088
19	26	可配置	TIM14	TIM14 全局中断（和 EXTI 线 32、CLU0 共用）	0x0000_008C
20	27	可配置	TIM15	TIM15 全局中断	0x0000_0090
21	28	可配置	TIM16	TIM16 全局中断（和 EXTI 线 33、CLU1 共用）	0x0000_0094
22	29	可配置	TIM17	TIM17 全局中断	0x0000_0098
23	30	可配置	I2C1	I2C1 全局中断（和 EXTI 线 23 共用）	0x0000_009C
24	31	可配置	I2C2	I2C2 全局中断（和 EXTI 线 24 共用）	0x0000_00A0
25	32	可配置	SPI1	SPI1 全局中断（和 EXTI 线 34、CLU2 共用）	0x0000_00A4
26	33	可配置	SPI2	SPI2 全局中断（和 EXTI 线 35、CLU3 共用）	0x0000_00A8
27	34	可配置	USART1	USART1 全局中断（和 EXTI 线 25 共用）	0x0000_00AC
28	35	可配置	USART2	USART2 全局中断（和 EXTI 线 26 共用）	0x0000_00B0
29	36	可配置	AES_TRNG_HASH_EMACC	AES、TRNG、HASH 和 EMACC 全局中断	0x0000_00B4
30	37	可配置	CAN	CAN 全局中断	0x0000_00B8
31	38	可配置	DVSQ	DVSQ 全局中断	0x0000_00BC

3.12 EXTI

扩展的中断/事件控制器包含 34 根用于产生中断/事件请求和唤醒系统的边沿检测中断线。每根中断线都可以独立配置以选择触发事件（上升沿触发、下降沿触发或双边沿触发），并且可以单独屏蔽。挂起

寄存器用于保持中断请求的状态。EXTI 可检测脉冲宽度小于内部时钟周期的外部中断线信号。外部中断线最多有16根，可从最多55个GPIO中选择。

EXTI 0 ~ EXTI 15 连接 IO，其余的 EXTI 口连接以下事件：

- EXTI 16 连接 PVD 输出。
- EXTI 17 连接 RTC 的报警事件。
- EXTI 19 连接 RTC 的侵入检测和时间戳事件。
- EXTI 20 连接 RTC 的唤醒事件。
- EXTI 21 连接 Comp1 输出。
- EXTI 22 连接 Comp2 输出。
- EXTI 23 连接 I2C1 的唤醒事件。
- EXTI 24 连接 I2C2 的唤醒事件。
- EXTI 25 连接 USART1 的唤醒事件。
- EXTI 26 连接 USART2 的唤醒事件。
- EXTI 28 连接 LPUART 的唤醒事件。
- EXTI 30 连接 Comp3 输出。
- EXTI 31 连接 ADC 的 AWD 唤醒事件。
- EXTI 32 连接 CLU0 输出。
- EXTI 33 连接 CLU1 输出。
- EXTI 34 连接 CLU2 输出。
- EXTI 35 连接 CLU3 输出。

EXTI 23~26、EXTI 28 和 EXTI 31 作为内部事件，不带 RTSR、FTSR、SWIER 和 PR 寄存器，仅能在 Stop 模式下采集事件的上升沿以产生 ERQ 和 IRQ 信号唤醒系统。相应的中断控制和状态位都存储于产生事件源的外设模块内。

3.13 独立看门狗

独立看门狗由一个内部独立的 40 kHz 的 RC 振荡器提供时钟，带一个 12 位的递减计数器和一个 3 位的预分频器。由于该 RC 振荡器独立于主时钟，所以它可在停机和待机模式下运行。IWDG 用于在发生问题时复位整个系统，或作为自由定时器为应用程序提供超时管理。通过选项字节，可将其配置为软件或硬件启动看门狗。在调试模式，该计数器可以被冻结。

通过配置 IWDG_WINR 寄存器，IWDG 可工作在窗口模式。

3.14 窗口看门狗

窗口看门狗内部带一个 7 位的递减计数器。该计数器可设置成自由运行模式，或作为看门狗用于系统崩溃时复位整个系统。窗口看门狗由主时钟驱动，具有提前预警中断功能。在调试模式，该计数器可以被冻结。

3.15 System Tick 定时器

System Tick 定时器专用于操作系统，可作为一个标准的递减计数器。它具有以下特性：

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时，能产生一个可屏蔽中断。

- 可编程时钟源

3.16 定时器

HK32A040 器件包括一个高级定时器，六个通用定时器和一个基本定时器。定时器功能定义如下表所示。

表 3-4 定时器功能定义

类型	定时器名称	计数器分辨率	计数器类型	预分频系数	DMA 请求	紧急刹车输入	捕获/比较通道	互补输出
高级定时器	TIM1	16 位	递增、递减、递增/递减	0~0xFFFF	有	有	4	3
通用定时器	TIM2	32 位	递增、递减、递增/递减	0~0xFFFF	有	无	4	无
	TIM3	16 位	递增、递减、递增/递减	0~0xFFFF	有	无	4	无
	TIM14	16 位	递增	0~0xFFFF	无	无	1	无
	TIM15	16 位	递增	0~0xFFFF	有	有	2	1
	TIM16	16 位	递增	0~0xFFFF	有	有	1	1
	TIM17	16 位	递增	0~0xFFFF	有	有	1	1
基本定时器	TIM6	16 位	递增	0~0xFFFF	有	无	无	无

3.16.1 高级定时器

HK32A040 集成一个高级定时器 TIM1。

TIM1 高级定时器可以当作分配到 6 个通道的三相 PWM 发生器，还可以当作完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM（边沿或中心对齐模式）
- 单脉冲输出

其中三个通道支持互补 PWM 输出（带程序可控的死区插入功能）。

高级定时器配置为 16 位基本定时器时，它与基本定时器具有相同的功能。配置为 16 位 PWM 发生器时，高级定时器具有全调制能力（0~100%）。由于与通用定时器的内部结构和大部分功能相同，因此高级定时器可以通过定时器链接功能与通用定时器协同操作，提供同步或事件链接功能。

在调试模式下，计数器可以被冻结。

3.16.2 通用定时器

HK32A040 集成了以下 6 个通用定时器。

- TIM2 和 TIM3

TIM2 通用定时器基于一个 32 位自动重载递增/递减计数器和一个 16 位预分频器。TIM3 通用定时器均基于一个 16 位自动重载递增/递减计数器和一个 16 位预分频器。TIM2 和 TIM3 均带

4 个独立通道。这些通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。在 LQFP64 封装中，可提供多达 12 个输入捕获/输出比较/PWM 通道。

TIM2 和 TIM3 通用定时器可通过定时器链接功能与 TIM1 高级控制定时器协同工作，提供同步或事件链接功能。TIM2/TIM3 可产生独立的 DMA 请求。TIM2 和 TIM3 能够处理正交（增量）编码器信号，也能处理 1 到 3 个霍尔效应传感器的数字输出。在调试模式下，其计数器可被冻结。

- TIM14 和 TIM15

TIM14 和 TIM15 通用定时器均基于一个 16 位自动重载递增计数器和一个 16 位预分频器。TIM14 带一个单通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。而 TIM15 带 2 个通道，其中一个通道为互补输出。在调试模式下，其计数器可被冻结。TIM14 可以不能产生 DMA 请求，而 TIM15 能产生 DMA 请求。

- TIM16 和 TIM17

TIM16 和 TIM17 通用定时器均基于一个 16 位自动重载递增计数器和一个 16 位预分频器。TIM16 和 TIM17 均带一个单通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。TIM16 和 TIM17 均带互补输出、死区生成和独立 DMA 请求生成功能。在调试模式下，其计数器可被冻结。

3.16.3 基本定时器

HK32A040 集成一个基本定时器 TIM6。

基本定时器内置 16 位计数器、16 位预分频器，支持向上计数方式。

3.17 红外遥控接口

HK32A040 集成了一个红外遥控接口（IRTIM）。IRTIM 需配合红外 LED 使用，可实现远程遥控功能。通过使能 IRTIM 接口（PB9）并配置 TIM16 通道 1（TIM16_OC1）及 TIM17 通道 1（TIM17_OC1），以产生红外遥控信号。

通过配置基本的输入捕获模式，可以很容易地实现红外接收器功能。

3.18 I2C

HK32A040 有最多 2 个 I2C 总线接口，能够工作于主和从模式，支持以下工作模式：

- 标准模式（最高 100 kHz）
- 快速模式（最高 400 kHz）
- 超快速模式（最高 1 MHz）

I2C 接口支持 7 位或 10 位寻址，工作于 7 位从模式时支持双从地址寻址。I2C 接口内置了硬件 CRC 发生器/校验器。

I2C 支持 SMBus 2.0 和 PMBus 1.1 总线协议，支持 ARP 能力、主机通知协议、硬件 CRC（Packet error checking, PEC）生成/验证、超时验证、ALERT 协议管理等功能。

I2C 具有一个独立于 CPU 时钟域的时钟，以便在地址匹配时从停机模式中唤醒 MCU。

I2C 具有模拟滤波器和数字滤波器，其特性如下表所示：

表 3-5 可编程的模拟和数字噪声滤波器

	模拟滤波器	数字滤波器
抑制的脉冲宽度	≥ 50 ns	1 到 15 个 I2C 外设时钟的可编程长度
优点	停机模式中仍可使用	• 额外的滤波能力、标准需求 • 稳定的可编程长度
缺点	性能随温度、电压、工艺变化	当使能数字滤波器后，无法在地址匹配时从停止模式唤醒

3.19 USART

HK32A040 内置了 2 个通用同步/异步收发器（USART1 和 USART2），其通信速率高达 12 Mbit/s。

USART 接口带 CTS、RTS、RS485 DE 硬件管理功能，支持多处理器通信、主机同步通信以及单线半双工通信模式。USART 接口还支持智能卡通信（ISO 7816）协议，IrDA SIR ENDEC 规范，LIN 主/从功能模式以及自动波特率检测特性。USART 接口可以使用 DMA 控制器。

USART 具有一个独立于 CPU 时钟的时钟域，能将 MCU 从 Stop 模式下唤醒。

表 3-6 USART1 和 USART2 特性

USART 模式/特征	USART1/USART2
调制解调器的硬件流控	支持
DMA 连续传输	支持
多处理器通信	支持
同步模式	支持
Smart Card 模式	支持
单线半双工通信	支持
IrDA SIR ENDEC 模块	支持
LIN 模式	支持
双时钟域及从停机模式下唤醒	支持
接收超时中断	支持
ModBus 通信	支持
自动波特率检测	支持
驱动使能	支持

3.20 LPUART

HK32A040 内置了 1 个低功耗 UART（Low power universal asynchronous receiver transmitter, LPUART），数据传输速率可达 10 Mbit/s。LPUART 支持在低功耗下进行异步串行通讯、单线半双工通信和调制解调器硬件流控（CTS/RTS）。LPUART 允许多处理器通信。

LPUART 具有独立于 CPU 时钟的时钟域。它可以使用高达 4.8 kbit/s 的波特率将系统从停机模式唤醒。LPUART 在停机模式下的唤醒事件包括：

- 起始位检测事件
- 接收任何的数据帧中断
- 特定的编程数据帧

使用 32.768 kHz 的时钟（LSE）即可实现高达 9600 波特的 LPUART 通信。在停机模式下，LPUART 可以保持在功耗极低的情况下工作（等待接收传入的帧）。使用更高速的时钟，LPUART 通信可达到更高的波特率。

LPUART 接口可以使用 DMA 控制器。

3.21 SPI/I2S

HK32A040 拥有最多 2 个 SPI 接口，通信速率高达 18 Mbit/s，支持从和主模式、全双工和半双工通信模式。SPI 可使用 3 位预分频器以产生 8 种主模式频率，每帧可配置为 4 位至 16 位数据。

表 3-7 SPI1 和 SPI2 特性

SPI 特性	SPI1/SPI2
硬件 CRC 计算	支持
RX/TX FIFO	支持
NSS 脉冲模式	支持
I2S 模式	支持
TI 模式	支持

标准 I2S 接口（与 SPI 复用）支持四种不同的音频标准，支持主或从半双工通信模式。I2S 接口由专用信号同步，可配置为 16、24 或 32 位传输，提供 16 位或 32 位数据分辨率。I2S 接口可由 8 位可编程线性预分频器设置为 8~192 kHz 的音频采样频率。当工作于主模式时，I2S 接口可输出采样频率 256 倍的时钟至外部音频元件。

表 3-8 I2S 特性

I2S 特性	I2S1/I2S2
半双工模式	支持
主从模式可配置	支持
8 位可编程线性预分频器	支持
数据格式可编程	支持
时钟极性可编程	支持
I2S 协议	支持
DMA 传输	支持
驱动外部音频元件	支持

3.22 GPIO

每个 GPIO 管脚都可以由软件配置成输出（推挽或开漏）、输入（浮空输入、上拉输入或下拉输入）或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。所有的 GPIO 管脚都具有大电流通过能力。I/O 管脚的外设功能可以按需锁定，以避免意外写入 I/O 寄存器。

3.23 DMA

一个 7 通道的通用 DMA 可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。DMA 控制器支持环形缓冲区的管理，避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都带有专门的硬件 DMA 请求逻辑，同时可以由软件触发每个通道；传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMA 可用于主要的外设：SPI、I2C、USART、TIMx 和 ADC 等。

3.24 ADC

12 位模拟数字转换器（ADC）有以下功能：

- 多达 16 个外部通道和 3 个内部通道（温度传感器、参考电压和 VBAT 电压）。
- 在单通道或多通道扫描模式下进行 A/D 转换。在扫描模式下，对选定的一组模拟输入进行自动转换。
- 支持 DMA 控制器服务。
- 支持 1/2 的 VBAT 电压采样。
- ADC 支持外部触发源触发。

模拟看门狗功能允许非常精确地监测一个、多个或所有选定通道的转换电压。当转换电压超出程序设定的阈值时，就会产生中断。

3.25 CAN

CAN 接口兼容规范 2.0A 和 2.0B（主动），位速率高达 1 Mbit/s。CAN 接口可以接收和发送 11 位标识符的标准帧和 29 位标识符的扩展帧。CAN 具有 3 个发送邮箱和 2 个接收 FIFO，14 个可调节的滤波器。

3.26 RTC 时钟

HK32A040 所有工作模式（包括待机模式）都提供了实时时钟（RTC）和 5 个备份寄存器。备份寄存器是 32 位寄存器，用于存储 20 字节的用户应用程序数据。系统复位或从待机模式唤醒不会复位备份寄存器。

RTC 还包含具有中断功能的周期性可编程唤醒标志。

数字校准功能可以对晶振精度的偏差进行补偿。

RTC 域复位后，所有 RTC 寄存器都会受到保护，以防止非正常写访问。

只要 MCU 的电源电压保持在工作范围内，不管 MCU 处于何种工作模式，RTC 将一直工作。

RTC 是一个独立的 BCD 定时器/计数器。其主要特性如下：

- 日历具有亚秒、秒、分、小时（12 或 24 小时制）、星期几、日、月、年，格式为 BCD（二进制十进数）。
- 自动调整每月为 28、29（闰年）、30 或 31 天，并且支持夏令时补偿。
- 两个可编程闹钟，能够从停机模式或待机模式功能唤醒。
- 具有可编程分辨率和周期地从停机和待机模式中唤醒。
- 运行时纠正 1 到 32767 个 RTC 时钟脉冲，用于将 RTC 与主时钟同步。
- 参考时钟检测：可以使用更精确的第二个时钟源（50 或 60 Hz）来提高日历的精度。
- 数字校准电路具有 0.95 ppm 的分辨率，以补偿石英晶振的准确性。
- 两个防篡改检测引脚具有可编程的滤波器。当检测到篡改事件时，MCU 可从停机或待机模式唤醒。
- 时间戳特性可用于保存日历内容。此功能可由时间戳引脚上的事件触发或由篡改事件触发。当检测到时间戳事件时，MCU 可从停机或待机模式唤醒。

RTC 时钟源可以是：

- 32.768 kHz 的外部晶振 LSE
- 内部低功耗 RC 振荡器（典型频率为 40 kHz）LSI
- 高速外部时钟的 32 分频 HSE/32

3.27 信息安全

3.27.1 AES

HK32A040 集成了一个高级加解密单元（AES），遵循 FIPS 197 标准（Federal Information Processing Standards, FIPS）。

- 支持 ECB 模式
 - 支持 128 位、192 位和 256 位密钥加密
 - 加密计算时间
 - 128 位密钥：57 个时钟周期
 - 192 位密钥：67 个时钟周期
 - 256 位密钥：77 个时钟周期

- 解密计算时间
 - 128 位密钥: 57 个时钟周期
 - 192 位密钥: 67 个时钟周期
 - 256 位密钥: 77 个时钟周期
- 在每次调用单次解密运算后, 用户需要重新输入密钥到 AES_KEYRx 寄存器。
- 支持 AES 时钟随机化, 配合 TRNG 模块使用可随机化 AES 时钟。
- 提供更方便的中断现场保护和中断现场恢复。
- AES 支持对输入和传出数据进行 DMA 传输 (需要 2 个 DMA 通道)。

3.27.2 HASH

HASH 适用于数据验证的应用, 遵循以下协议:

- 联邦信息处理标准出版物 (FIPS PUB 180-2)
- 安全哈希标准规范 (SHA-256)

SHA-256 快速运算处理模块作为从设备挂在 AHB 总线上接收 32 位数据输入。输入数据长度的单位包括字、半字、字节和位, 只支持小端排列格式的数据。

自动转换小端排列格式的输入数据以适应采用大端排列格式的 SHA-256 运算标准。自动将最后一段输入数据补齐到 512 位 (16x32 位) 的摘要长度。整个数据的摘要是通过连续的信息块所计算的中间摘要不断更新计算出来的。支持 DMA 的自动数据流控制。

3.27.3 TRNG

TRNG 模块是随机数发生器, 提供一个 32 位的随机数。TRNG 基于连续模拟噪声产生随机数。TRNG 具有以下特性:

- 提供由模拟发生器产生的 32 位随机数。
- 两个连续随机数的产生间隔为 40 个 TRNG_CLK 时钟信号周期。
- 通过监视 TRNG 熵来标识异常行为 (产生稳定值, 或产生稳定的值序列)。
- 可禁用 TRNG 以降低系统功耗。

3.28 CRC 计算单元

循环冗余校验 (Cyclic Redundancy Check, CRC) 用于验证数据传输或数据存储的完整性。HK32A040 内部集成了一个独立的 CRC 硬件计算单元。它使用一个固定的多项式发生器从一个 8 位/16 位/32 位的数据字中产生 CRC 码。

CRC 计算单元在运行期间计算出软件的签名, 并将其和链接时所产生并存储于指定存储地址的参考签名进行比较。

3.29 电机加速单元

电机加速单元 (Electric Motor Acceleration, EMACC) 可用于基于 FOC 算法控制的直流无刷电机。EMACC 可以加速电机驱动的数学运算, 运算速度比纯软件计算更快, 并且占用 CPU 更少。在相同的 CPU 工作频率下, 带 EMACC 的 MCU 能支持更高的电机转速。

HK32A040 MCU 支持对整个 FOC 算法的 cordic 运算、clarke 变换、park 变换、反 park 变换、PID 算法单元进行硬件化, 能够减轻 CPU 的运算时间。用户输入 Ia、Ib、Ic 三相电流, 通过 EMACC 运算之后, 得到空间矢量脉宽调制 (Space Vector Pulse Width Modulation, SVPWM) 的输入 U_α 、 U_β , 从而节约 FOC 算法时间。

经过 EMACC 单元处理的算法, 运算效率可大幅提升。

3.30 DVSQ 计算单元

除法和开方（Division and square root, DVSQ）计算单元支持以下特性：

- 支持 32 位带符号数（SDIV）和无符号数除法（UDIV），支持 32 位开方运算。
 - 在同一时刻，DVSQ 计算单元不能同时支持除法和开方运算，只能两者选其一执行。
 - 32 位有符号/无符号整数除法运算结束后，可同时获取商和余数并更新到相应的寄存器。
 - 除法运算支持 MOD 操作。
- 无符号开方运算，可以通过软件选择高精度开方运算。
- 流水线设计，每个时钟完成 2 位运算。
- 运算时间根据运算数据不同而改变。
- 支持除零中断和溢出中断。

3.31 可编程逻辑单元（CLU）

HK32A040 内置了一个可配置逻辑模块（Configurable Logic Module, CLM）。CLM 提供了多个用户编程的数字逻辑块。这些数字逻辑块在无 CPU 干预下也能运行。CLM 由 4 个专用的独立可编程逻辑单元（Configurable Logic Unit, CLU）组成。CLU 支持可编程异步和同步布尔逻辑运算。每个 CLU 的输入可以是内部或外部信号，输出可连接到 I/O 引脚或指定外设的输入。

CLU 包含以下主要特征：

- 每个 CLU 支持 65536 个不同的组合逻辑功能（AND、OR、XOR 和多路复用等），并带一个用于同步操作的时钟触发器。
- 支持同步或异步操作。
- 支持 CLU 级联，以实现更复杂的逻辑功能。
- 支持与 UART 和 SPI 等串行外设或定时器等外设配合使用。
- 可用于同步和触发多个片上资源（ADC、定时器等）。
- 异步输出可用于从低功耗状态唤醒。

3.32 电压比较器

HK32A040 内置三个低功耗比较器 COMP1、COMP2 和 COMP3。这三个比较器可作为窗口比较器，可独立或联合使用。

3.33 内部参考电压

内部参考电压（V_{REFINT}）为 ADC 和比较器提供了一个稳定的电压输出。V_{REFINT} 内部连接到 ADC_IN17 输入通道。V_{REFINT} 存储地址访问仅支持读方式。

表 3-9 内部电压基准测量值

校准值名称	描述	存储器地址
V _{REFINT_CAL}	在 25℃ 温度下获得的原始数据，V _{DDA} = 3.3 V（± 10 mV）	0x1FFF F7BA-0x1FFF F7BB

3.34 温度传感器

温度传感器产生一个随温度线性变化的电压。温度传感器在内部被连接到 ADC1_IN16 的输入通道上，用于将传感器的输出转换为数字数值。

温度传感器有良好的线性度，但它必须进行校准，以获得良好的整体温度测量的准确性。由于温度传感器的偏移量随工艺在不同芯片间变化，未校准的内部温度传感器仅适用于检测温度变化的应用。为了提高温度传感器的测量精度，HK32A040 每个芯片都进行了出厂校准。温度传感器出厂校准数据存储在系统内存区，仅支持读访问。

3.35 96 位 UID

96 位的产品唯一身份标识（UID）所提供的参考号码对于任意一颗 HK32A040 芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照不同的用法，该 96 位 UID 以字节（8 位）、半字（16 位）或者全字（32 位）为单位进行读取。96 位 UID 适用于：

- 作为序列号（例如 USB 字符序列号或者其他的终端应用）。
- 作为密码。在编写闪存时，将此 UID 与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 激活带安全机制的自举过程。

3.36 调试接口

内嵌 ARM 的 SWJ-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.3	3.75	V
V_{IN}	引脚上的输入电压	$V_{SS} - 0.3$	V_{DD}	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ⁽¹⁾	100	mA
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ⁽¹⁾	-100	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	20	
	任意 I/O 和控制引脚上的输出拉电流	-40	
$I_{INJ(PIN)}^{(2)}$	引脚上的注入电流 ⁽³⁾	±5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	±25	

- (1). 所有的电源（ V_{DD} , V_{DDA} ）和地（ V_{SS} , V_{SSA} ）引脚必须始终连接到外部允许范围内的供电系统上。
- (2). 反向注入电流会干扰器件的模拟性能。
- (3). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。
- (4). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	描述	参数值	单位
T_{STG}	储存温度范围	-65 ~ +150	°C
T_J	最大结温度	150	

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	0	96	MHz
f_{PCLK1}	内部 APB1 时钟频率	0	96	
f_{PCLK2}	内部 APB2 时钟频率	0	96	
V_{DD}	标准工作电压	1.8	3.6	V
$V_{DDA}^{(1)}$	模拟工作电压	1.8	3.6	V
T	工作温度	-40	125	°C

(1). V_{DDA} 可以低于 V_{DD} , 例如: $V_{DD}=3.3V$, $V_{DDA}=2.5V$ 。

4.2.2 低压检测

表 4-5 PVD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (V_{DD} 上升沿)	PLS[2:0]=000	2.10	2.23	2.36	V
		PLS[2:0]=001	2.19	2.33	2.47	
		PLS[2:0]=010	2.31	2.43	2.55	
		PLS[2:0]=011	2.40	2.53	2.66	
		PLS[2:0]=100	2.49	2.63	2.77	
		PLS[2:0]=101	2.60	2.74	2.88	
		PLS[2:0]=110	2.68	2.84	3.00	
		PLS[2:0]=111	2.80	2.94	3.08	
	可编程电压检测器的检测电平选择 (V_{DD} 下降沿)	PLS[2:0]=000	2.11	2.21	2.31	
		PLS[2:0]=001	2.21	2.31	2.41	
		PLS[2:0]=010	2.31	2.41	2.51	
		PLS[2:0]=011	2.40	2.51	2.62	
		PLS[2:0]=100	2.50	2.61	2.72	
		PLS[2:0]=101	2.59	2.71	2.83	
		PLS[2:0]=110	2.69	2.81	2.93	
		PLS[2:0]=111	2.78	2.91	3.04	

4.2.3 上/下电复位特性

表 4-6 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}^{(1)}$	上下电复位阈值	下降沿 ⁽²⁾	-	1.70	-	V
		上升沿	-	1.64	-	V
$V_{PDRhyst}$	PDR 滞回	-	-	60	-	mV
$t_{RSTTEMPO}^{(3)}$	复位时间	-	3.0	3.50	4.50	ms

(1) PDR 监控 V_{DD} 和 V_{DDA} , POR 仅监控 V_{DD} 。

(2) 产品实测值可保证低于 $V_{POR/PDR}$ 最小值。

(3) 数据为理论设计值，不是实际测试值。

4.2.4 内部参考电压

表 4-7 内部参考电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内部参考电压	-40 ~ 125°C	1.15	1.2	1.23	V

4.2.5 工作电流特性

表 4-8 工作电流特性

模式	条件	参数	V _{DD} =3.3V				单位
			-40°C	25°C	85°C	105°C	
运行模式 (Run)	HCLK=96MHz, FLASH_LATENCY 设置 7 个等待周期, APB 时钟使能。	工作电流	10.636	9.777	10.301	10.743	mA
	HCLK=96MHz, FLASH_LATENCY 设置 7 个等待周期, APB 时钟禁能。		6.933	6.062	6.578	7.008	mA
	HCLK=HSE (8MHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟使能。		2.857	1.950	2.433	2.844	mA
	HCLK=HSE (8MHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟禁能。		2.543	1.641	2.122	2.533	mA
	HCLK= LSE (32.768kHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟使能。		0.995	1.080	1.567	1.912	mA
	HCLK= LSE (32.768kHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟禁能。		0.994	1.078	1.565	1.908	mA
	HCLK= LSI (40kHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟使能。		0.996	1.080	1.517	1.914	mA
	HCLK= LSI (40kHz), FLASH_LATENCY 设置 0 等待周期, APB 时钟禁能。		0.994	1.079	1.514	1.909	mA
睡眠模式 (Sleep)	HCLK= HSE (96MHz), APB 时钟禁能。	工作电流	5.676	4.786	5.286	5.710	mA
	HCLK= HSI (8MHz), APB 时钟禁能。	工作电流	1.275	1.363	1.796	2.191	mA
		唤醒时间	-	4.7	-	-	μs
	HCLK= LSE (32.768kHz), APB 时钟禁能。	工作电流	0.993	1.077	1.561	1.905	mA
停机模式 (Stop)	HCLK= LSI (40kHz), APB 时钟禁能。	工作电流	0.993	1.077	1.510	1.905	mA
	LDO 全速工作状态, HSE/HSI/LSE 关闭, IWDG 关闭。	工作电流	0.628	0.688	1.099	1.487	mA
		唤醒时间	-	20	-	-	μs
	LDO 低功耗状态,	工作电流	18.227	60.026	393.768	708.269	μA

模式	条件	参数	V _{DD} =3.3V				单位
			-40°C	25°C	85°C	105°C	
	HSE/HSI/LSE 关闭， IWDG 关闭。	唤醒时间	-	132	-	-	μs
待机模式 (Standby)	LSI 和 IWDG 都开启	工作电流	1.834	2.254	6.004	10.898	μA
		唤醒时间	-	152	-	-	μs
	LSI 开启和 IWDG 关闭	工作电流	1.829	2.253	5.993	10.883	μA
		唤醒时间	-	152	-	-	μs
	所有振荡器关闭	工作电流	1.154	1.642	5.393	10.285	μA
		唤醒时间	-	152	-	-	μs
关机模式 (Shutdown)	LSE 开启且 RTC 运行(BKPPDS = 0)	工作电流	1.465	2.002	165.692	10.606	μA
		唤醒时间	-	96	-	-	μs
	LSE 关闭且 RTC 停止(BKPPDS = 0)	工作电流	1.152	1.633	5.306	10.112	μA
		唤醒时间	-	96	-	-	μs
	LSE 和 RTC 都关闭(BKPPDS = 1)	工作电流	0.319	0.406	1.027	2.446	μA
		唤醒时间	-	364	-	-	μs

4.2.6 外部快速（HSE）时钟特性

表 4-9 HSE 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{OSC_IN}	振荡器时钟频率	-	4	8	32	MHz
R _F	反馈电阻	-	-	2	-	MΩ
T _{SU (HSE)}	振荡器启动时间	V _{SS} ≤ V _{IN} ≤ V _{DD}	3	-	4	μs
C	推荐负载容抗减去晶振（R _S ）的等效串联电容	-	-	12.5	-	pF
I _{DD (HSE)}	HSE 振荡器功耗	正常工作：V _{DD} =3.3V， CL=12.5 pF@8MHz	60	100	300	μA

HK32A040 MCU 集成了一个 HSE 负反馈晶体振荡电路，芯片外的起振推荐电路如下图：

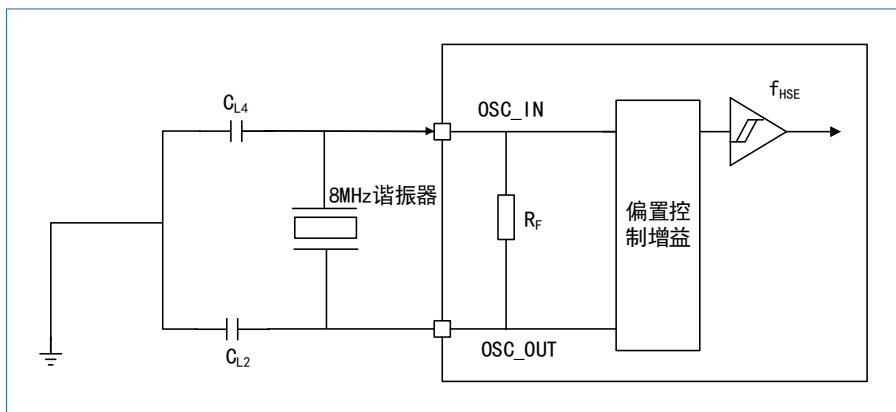


图 4-1 HSE 负反馈晶体振荡电路

HK32A040 也支持通过 OSC_IN 直接输入一个时钟信号，时钟信号要求如下。

表 4-10 外部时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSE_ext}	用户外部时钟源频率	-	1	8	25	MHz

符号	参数	条件	最小值	典型值	最大值	单位
V_{HSEH}	OSC_IN 输入引脚高电平	-	$0.7 \cdot V_{DD}$	-	V_{DD}	V
V_{HSEL}	OSC_IN 输入引脚低电平	-	V_{SS}	-	$0.3 \cdot V_{DD}$	V
$t_{H(HSE)}/t_{L(HSE)}$	OSC_IN 高电平或低电平时间	-	5	-	-	ns
$t_{r(HSE)}/t_{f(HSE)}$	OSC_IN 上升或下降时间	-	-	-	20	ns
$C_{in(HSE)}$	OSC_IN 输入容抗	-	-	5	-	pF
$DuCy_{(HSE)}$	占空比	-	45	-	55	%

4.2.7 外部低速（LSE）时钟特性

表 4-11 LSE 时钟特性 ($f_{LSE}=32.768\text{ kHz}$)

符号	参数	条件	最小值	典型值	最大值	单位
R_F	反馈电阻	-	-	2	-	MΩ
$T_{SU(LSE)}$	振荡器启动时间	$V_{SS} \leq V_{IN} \leq V_{DD}$	-	-	2000	ms
C	推荐负载容抗减去晶振的等效串联电容	-	-	12.5	-	pF
I_2	LSE 驱动电流	-	-	400	-	nA
$I_{DD(LSE)}$	LSE 振荡器功耗	正常工作： $V_{DD}=3.3V$ ， $CL=12.5\text{ pF}@8MHz$	-	80	100	μA

HK32A040 MCU 集成了一个 LSE 负反馈晶体振荡电路，芯片外的起振推荐电路如下图：

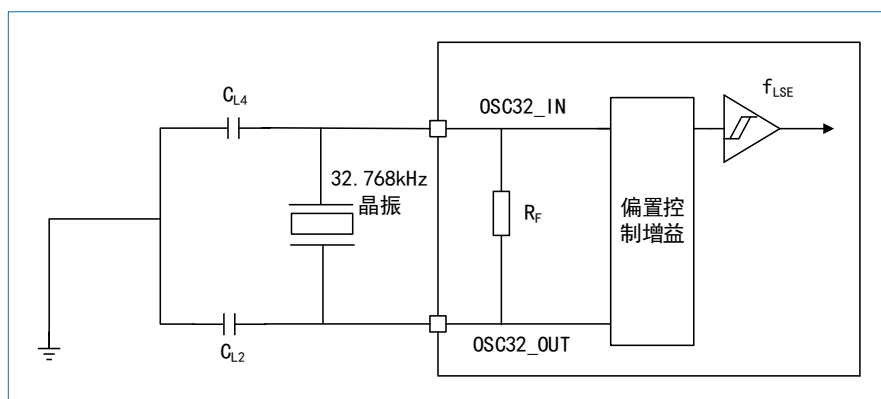


图 4-2 LSE 负反馈晶体振荡电路

HK32A040 也支持通过 OSC32_IN 直接输入一个时钟信号，时钟信号要求如下。

表 4-12 外部低速时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSE_ext}	外部时钟源频率	-	-	32.768	1000	kHz
V_{LSEH}	OSC_IN 输入引脚高电平	-	$0.7 \cdot V_{DD}$	-	V_{DD}	V
V_{LSEL}	OSC_IN 输入引脚低电平	-	V_{SS}	-	$0.3 \cdot V_{DD}$	V
$t_{H(LSE)}/t_{L(LSE)}$	OSC_IN 为高或为低的时间	-	450	-	-	ns
$t_{r(LSE)}/t_{f(LSE)}$	OSC_IN 上升或下降时间	-	-	-	50	ns
$C_{in(LSE)}$	OSC_IN 输入容抗	-	-	5	-	pF
$DuCy_{(LSE)}$	占空比	-	30	-	70	%

4.2.8 内部快速（HSI）时钟特性

表 4-13 HSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	时钟频率	-	-	8	-	MHz
$\text{DuCy}_{(\text{HSI})}$	占空比	-	45	-	55	%
$\text{ACC}_{(\text{HSI})}$	振荡器精度	用户对 RCC_CR 寄存器校准后		-	-	1
		工厂校准	$T_A = -40 \sim +125^\circ\text{C}$	-1.5	-	1.5
			$T_A = -40 \sim +85^\circ\text{C}$	-1.0	-	1.0
			$T_A = 0 \sim +70^\circ\text{C}$	-1.0	-	1.0
$T_{\text{su}(\text{HSI})}$	振荡器启动时间	$V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DD}}$	3	-	4	μs
$I_{\text{DD}(\text{HSI})}$	振荡器功耗	-	-	80	100	μA

4.2.9 内部低速（LSI）时钟特性

表 4-14 LSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSI}	时钟频率	-	34	40	46	kHz
$T_{\text{su}(\text{LSI})}$	振荡器启动时间	$V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DD}}$	-	150	-	μs
$I_{\text{DD}(\text{LSI})}$	振荡器功耗	-	-	0.5	-	μA

4.2.10 PLL 特性

表 4-15 PLL 特性

符号	参数	最小值	典型值	最大值	单位
$f_{\text{PLL_IN}}$	输入时钟频率	2	8.0	80	MHz
	输入时钟占空比	40	-	60	%
$f_{\text{PLL_OUT}}$	输出时钟频率	16	-	120	MHz
t_{LOCK}	锁相时间	-	80	120	μs
Jitter	循环抖动	-	5	13	ps

4.2.11 Flash 存储器特性

表 4-16 Flash 存储器特性

符号	参数	最小值	典型值 ⁽¹⁾	最大值	单位
T_{PROG}	半字写入时间	-	42	-	μs
	字写入时间	-	42	-	μs
T_{ERASE}	半页擦除时间	-	3.7	-	ms
	页擦除时间	-	7.45	-	ms
	整片擦除时间	-	190	-	ms
I_{DDPROG}	编程电流	-	1.5	5	mA
I_{DDERASE}	页/片擦除电流	-	0.9	2	mA
I_{DDREAD}	读电流@24MHz	-	2.5	-	mA
N_{END}	擦写寿命	10	-	-	万次
t_{RET}	数据保存时间	10	-	-	年

(1). 典型值是在 1.5V TT 工艺和温度 25℃的条件下测得。

4.2.12 IO 输入引脚特性

表 4-17 IO 输入引脚直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平	$V_{DD}=3.3V$	1.82	-	-	V
V_{IL}	输入低电平	$V_{DD}=3.3V$	-	-	1.3	V
V_{IHhys}	输入高电平	$V_{DD}=3.3V$	1.64	-	-	V
V_{ILhys}	输入低电平	$V_{DD}=3.3V$	-	-	1.44	V
V_{hys}	施密特触发器电压迟滞	$V_{DD}=3.3V$	-	160	-	mV
I_{lkg}	输入漏电流	$V_{DD}=3.3V; 0 < V_{IN} < 3.3V$	-	-	0.01	μA
		$V_{DD}=3.3V; V_{IN}=5V$	-	-	1.65	μA
R_{PU}	上拉电阻	$V_{IN}=V_{SS}$	-	33	-	k Ω
R_{PD}	下拉电阻	$V_{IN}=V_{DD}$	-	34	-	k Ω
C_{IO}	I/O 引脚电容	-	-	5	-	pF

4.2.13 IO 输出引脚特性

表 4-18 IO 引脚输出交流特性

模式 OSPEEDy[1:0]	符号	参数	条件	最小值	典型值	最大值	单位
x0	$t_{f(I/O)out}$	输出高到低电平的下降时间	$CL = 50\text{ pF}, V_{DD} = 3.3\text{ V}$	-	9.50	-	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	22.7	-	ns
01	$t_{f(I/O)out}$	输出高到低电平的下降时间	$CL = 50\text{ pF}, V_{DD} = 3.3\text{ V}$	-	5.0	-	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	6.70	-	ns
11	$t_{f(I/O)out}$	输出高到低电平的下降时间	$CL = 50\text{ pF}, V_{DD} = 3.3\text{ V}$	-	4.25	-	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	5.00	-	ns
OSPEEDy[1:0]=11 且 UHDy=1	$t_{f(I/O)out}$	输出高到低电平的下降时间	$CL = 50\text{ pF}, V_{DD} = 3.3\text{ V}$	-	3.35	-	ns
	$t_{r(I/O)out}$	输出低到高电平的上升时间		-	3.85	-	ns

4.2.14 NRST 复位管脚特性

NRST 管脚内部集成了一个上拉电阻，外围应用电路可以不接任何电路，也可以外接 RC 电路。

表 4-19 NRST 引脚输入特性

符号	参数	最小值	最大值	单位
T_{Noise}	低电平被忽略	-	50	ns

4.2.15 TIM 计数器特性

表 4-20 TIM 特性

符号	条件	最小值	最大值	单位
F_{EXT}	CH1 至 CH4 的定时器外部时钟频率	0	$f_{TIMxCLK}/2^{(1)}$	MHz

(1). $f_{TIMxCLK} = 96\text{ MHz}$

4.2.16 电机加速单元特性

表 4-21 电机驱动频率特性

系统时钟	ADC 时钟	最小值	典型值	最大值	单位
48 MHz	$f_{PCLK} = f_{apb}; f_{ADC} = f_{PCLK}/4$	-	20	21 ± 0.3	kHz
72MHz	$f_{PCLK} = f_{apb}; f_{ADC} = f_{PCLK}/4$	-	24	25 ± 0.3	kHz
96MHz	$f_{PCLK} = f_{apb}/2; f_{ADC} = f_{PCLK}/4$	-	28	29 ± 0.3	kHz

表 4-22 F0C 核心算法带电机加速单元和纯软件库效率对比

测试条件	电角度	坐标系变换	纯软件 SVPWM	总耗时	单位
系统时钟：48 MHz（纯软件电机库）	12	13	7	32	μs
系统时钟：48 MHz（带 EMACC 的电机库）	12	2.8	7	21.8	μs

4.2.17 ADC 特性

表 4-23 ADC 特性

项目	描述	条件	最小值	典型值	最大值	单位
V _{DDA}	ADC 开启时的模拟电源电压	-	2.4	-	3.6	V
INL	积分非线性（过程实际转换点与实际转换线的差的最大值）	$f_{ADC} = 14 \text{ MHz}, R_{AIN} < 10 \text{ k}\Omega$ 校准后测试, $V_{DDA} = 2.4 \sim 3.6 \text{ V}$	-	± 1	-2~3	LSB
DNL	微分非线性（过程中转换误差最大值点）	$f_{ADC} = 14 \text{ MHz}, R_{AIN} < 10 \text{ k}\Omega$ 校准后测试, $V_{DDA} = 2.4 \sim 3.6 \text{ V}$	-	± 1	-2~3	LSB
f _{ADC}	ADC 时钟频率	-	0.6	-	14	MHz
f _s ⁽¹⁾	采样频率	-	0.05	-	1	MHz
f _{TRIG} ⁽¹⁾	外部触发频率	f _{ADC} = 14 MHz	-	-	823	kHz
		-	-	-	17	1/f _{ADC}
V _{AIN}	转换电压范围	-	0	-	V _{DDA}	V
R _{AIN} ⁽¹⁾	外部输入阻抗	具体请参考表 4-24	-	-	60	k Ω
R _{ADC} ⁽¹⁾	采样开关电阻	-	-	-	1	k Ω
C _{ADC} ⁽¹⁾	采样保持电容	-	-	-	5	pF
t _{CAL} ⁽²⁾	ADC 校验时间	f _{ADC} = 14 MHz	5.9	-	-	μs
		-	8.3	-	-	1/f _{ADC}
t _{latr}	触发转换延迟	f _{ADC} = f _{PCLK} /2 = 14 MHz	0.196	-	-	μs
		f _{ADC} = f _{PCLK} /2	5.5	-	-	1/f _{PCLK}
		f _{ADC} = f _{PCLK} /4 = 12 MHz	0.219	-	-	μs
		f _{ADC} = f _{PCLK} /4	10.5	-	-	1/f _{PCLK}
		f _{ADC} = f _{HSI14} = 14 MHz	0.188	-	0.259	μs
Jitter _{ADC}	ADC 触发转换抖动	f _{ADC} = f _{HSI14}	-	1	-	1/f _{HSI14}
t _s ⁽¹⁾	采样时间	f _{ADC} = 14 MHz	0.107	-	17.1	μs
		-	1.5	-	239.5	1/f _{ADC}
t _{STAB} ⁽¹⁾	采样稳定时间	-	14	-	-	μs
t _{CONV} ⁽¹⁾	总转换时间（包括采样时间）	f _{ADC} = 14 MHz, 12 位分辨率	1	-	18	μs
		12 位分辨率	14~252 (t _{CONV} = 采样时间 t _s + 转换时间 12.5)	-	-	1/f _{ADC}

(1). 由设计保证，并非生产测试得出。

(2). 指定值仅包括 ADC 定时。它不包括寄存器访问的延迟。

最大的输入阻抗 R_{AIN} 的计算公式需满足：

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

其中，N（分辨率）取值为 12。

允许误差低于 1/4LSB（Least Significant Bit, LSB）。

表 4-24 输入阻抗最大值（ $f_{ADC} = 14 \text{ MHz}$ ）

采样周期 (Cycles)	采样时间 t_s (μs)	输入阻抗最大值 (k Ω)
1.5	0.11	1.21
7.5	0.54	10.05
13.5	0.96	18.88
28.5	2.04	40.97
41.5	2.96	60.12
55.5	3.96	80.74
71.5	5.11	-
239.5	17.1	-

表 4-25 ADC 精度

符号	参数	测试条件	典型值	最大值	单位
ET	总不可调整误差 ⁽¹⁾	SystemCLK = 56 MHz, ADCCLK = 14 MHz, 输入阻抗 < 10 k Ω , $V_{DD} = V_{DDA} = 3.305V$, ADC 校准后测试	-1 ~ 1	-2 ~ 3	LSB
EO	偏移误差 ⁽²⁾		1	0~2	
EG	增益误差 ⁽³⁾		3	1~3	
ED	差分线性误差 ⁽⁴⁾		-1~1	-2~3	
EL	积分线性误差 ⁽⁵⁾		-1~1	-2~3	

(1). 总不可调整误差：实际传递曲线与理想传递曲线之间的最大偏差。

(2). 偏移误差：第一次实际转换与第一次理想转换之间的偏差。

(3). 增益误差：最后一次理想转变与最后一次实际转变之间的偏差。

(4). 差分线性误差：实际步距与理想步距之间的最大偏差。

(5). 积分线性误差：任何实际过渡与终点相关线之间的最大偏差。

说明：

- ADC 直流精度值在内部校准后测量。
- ADC 精度与负注入电流：应避免在任何标准（非鲁棒）模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入引脚上执行转换的精度。建议在可能注入负电流的标准模拟引脚上加一个肖特基二极管（引脚对地）。
- 在有限的 V_{DDA} 、频率和温度范围内可以获得更好的 ADC 性能。
- 数据基于表征结果，未在生产中测试。

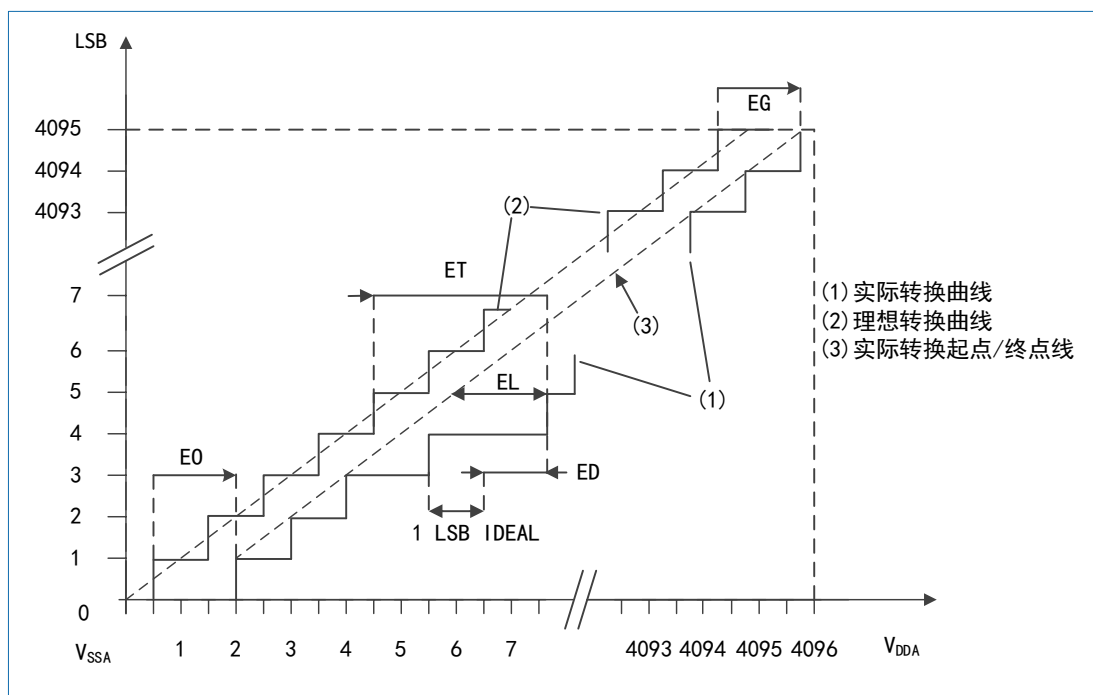


图 4-3 ADC 精度特征

说明: E_0 、 E_T 、 E_G 、 E_L 、 E_D 所表示的参数描述, 请参见表 4-25。

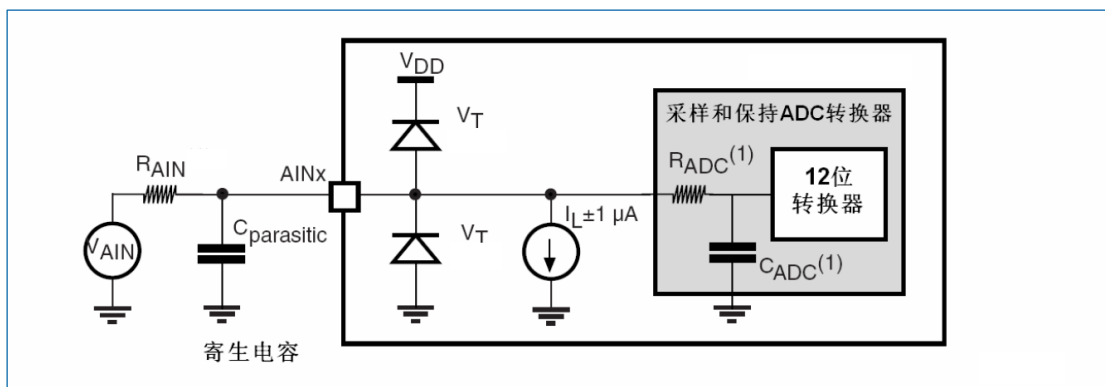


图 4-4 ADC 的典型连接图

(1). R_{ADC} 和 C_{ADC} 值的 ADC 特征见表 4-23。

(2). $C_{parasitic}$ 等于 PCB 电容 (取决于焊接和 PCB 布局质量) 加上 pad 电容 (大约 7 pF)。切向值过高会降低转换精度。为了弥补这一点, 应尽量减少 f_{ADC} 。

ADC 采样的 PCB 设计推荐: 电源解耦应按“5 典型电路”进行。为了保证 ADC 转换精度, 10 nF 电容器推荐使用陶瓷电容, 并尽可能靠近芯片放置。

4.2.18 温度传感器特性

表 4-26 温度传感器特性

符号	参数	条件	最小值	典型值	最大值	单位
T_L	温度传感器线性误差	-	-	± 1	± 3	$^{\circ}\text{C}$
V_{25}	输出电压	25°C	0.85	0.89	0.93	V
Avg_Slope	温度传感器斜率	-	-	3	-	mV/ $^{\circ}\text{C}$

图 5-1 电源供电参考电路

6 管脚定义

HK32A040 定义了 LQFP64、LQFP48、QFN32 和 QFN28 封装。本章介绍了各封装的管脚定义。

6.1 LQFP64 封装

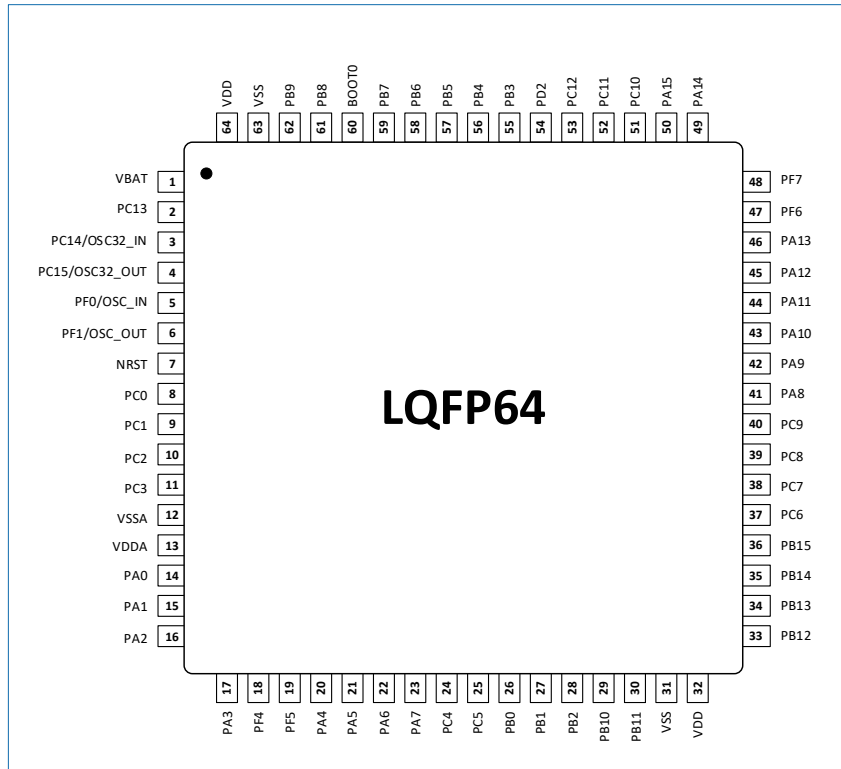


图 6-1 LQFP64（HK32A040RBT3）封装管脚排列

6.2 LQFP48 封装

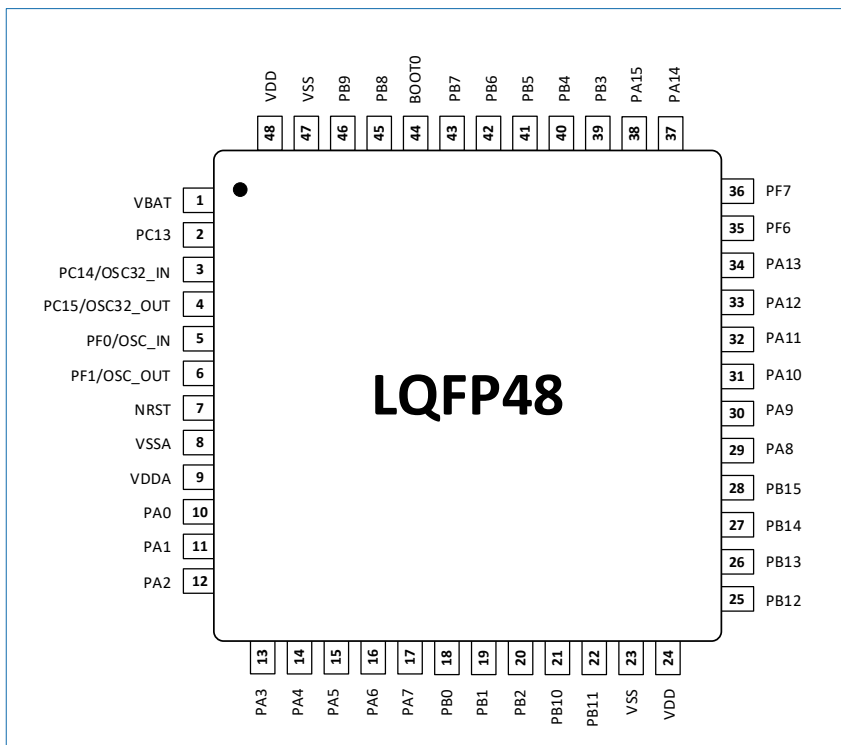


图 6-2 LQFP48（HK32A040CBT3）封装管脚排列

6.3 QFN32 封装

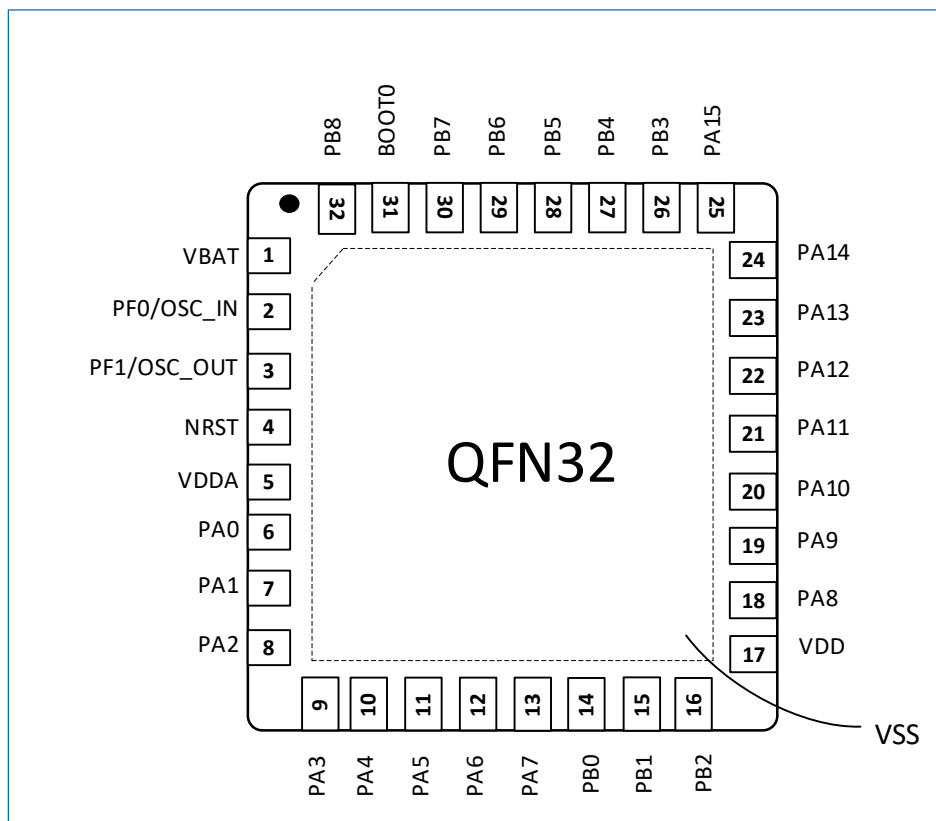


图 6-3 QFN32 (HK32A040KB3) 封装管脚排列

6.4 QFN28 封装

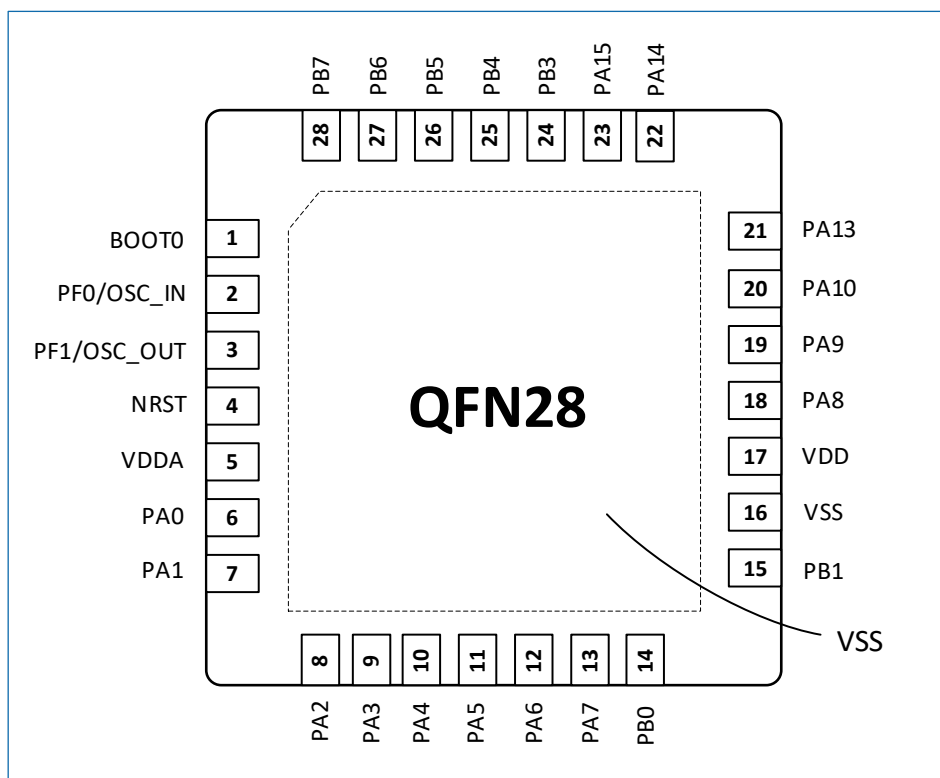


图 6-4 QFN28 封装 (HK32A040GB3) 管脚排列

6.5 各封装的管脚定义

表 6-1 HK32A040 各封装的管脚定义

LQFP64	LQFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
1	1	1	-	VBAT	S		电池供电输入	
2	2	-	-	PC13	I/O	FT ⁽⁴⁾	-	RTC_TAMP1 RTC_TS RTC_OUT WKUP2 EXTI13
3	3	-	-	PC14	I/O	FT	-	OSC32_IN EXTI14
4	4	-	-	PC15	I/O	FT	-	OSC32_OUT EXTI15
5	5	2	2	PF0	I/O	FT	I2C1_SDA	OSC_IN
6	6	3	3	PF1	I/O	FT	I2C1_SCL	OSC_OUT
7	7	4	4	NRST	I/O	-	复位输入/内部复位输出，低电平有效。	
8	-	-	-	PC0	I/O	-	-	ADC_IN10 EXTI0
9	-	-	-	PC1	I/O	-	-	ADC_IN11 EXTI1
10	-	-	-	PC2	I/O	-	SPI2_MISO I2S2_MCK	ADC_IN12 EXTI2
11	-	-	-	PC3	I/O	-	SPI2_MOSI I2S2_SD	ADC_IN13 EXTI3
12	8	-	-	VSSA	S	-	模拟地	
13	9	5	5	VDDA	S	-	模拟电源供电	
14	10	6	6	PA0	I/O	-	USART1_CTS USART2_CTS TIM2_CH1 TIM2_ETR CMP1_ININ1/CMP1_OUT LPUART_RX CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN0 WKUP1 RTC_TAMP2 EXTCLK4 EXTI0
15	11	7	7	PA1	I/O	-	USART1_RTS/USART1_DE USART2_RTS/USART2_DE TIM15_CH1N TIM2_CH2 CMP1_INP1 CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN1 EXTI1

LOFP64	LOFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
16	12	8	8	PA2	I/O	-	USART1_TX USART2_TX TIM15_CH1 TIM2_CH3 CMP2_INN1 CMP2_OUT CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN2 EXTI2
17	13	9	9	PA3	I/O	-	USART1_RX USART2_RX TIM15_CH2 TIM2_CH4 CMP2_INP1 CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN3 EXTI3
18	-	-	-	PF4	I/O	-	-	ADC_AIN17 EXTI4
19	-	-	-	PF5	I/O	FT	-	EXTI5
20	14	10	10	PA4	I/O	-	SPI1_NSS I2S1_WS USART1_CK USART2_CK TIM14_CH1 CMP1_INN2 CMP2_INN2 CMP3_INN2 CLU0_O CLU1_O CLU2_O CLU3_O DAC1_AOUT0	ADC_IN4 EXTCLK1 EXTI4
21	15	11	11	PA5	I/O	-	SPI1_SCK I2S1_CK TIM2_CH1 TIM2_ETR CMP1_INN3 CMP2_INN3 CMP3_INN1 CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN5 EXTI5
22	16	12	12	PA6	I/O	-	SPI1_MISO	ADC_IN6

LOFP64	LOFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
							I2S1_MCK TIM3_CH1 TIM1_BKIN TIM16_CH1 CMP1_OUT LPUART_CTS CAN_RX CLU0_O CLU1_O CLU2_O CLU3_O	EXTI6
23	17	13	13	PA7	I/O	-	SPI1_MOSI I2S1_SD TIM3_CH2 TIM14_CH1 TIM1_CH1N TIM17_CH1 RCC_MCO CMP2_OUT CAN_TX CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN7 EXTI7
24	-	-	-	PC4	I/O	-	LPUART_TX	ADC_IN14 EXTI4
25	-	-	-	PC5	I/O	-	LPUART_RX	ADC_IN15 EXTI5
26	18	14	14	PB0	I/O	-	TIM3_CH3 TIM1_CH2N CMP3_INN3	ADC_IN8 EXTI0
27	19	15	15	PB1	I/O		TIM3_CH4 TIM14_CH1 TIM1_CH3N CMP3_INN1/CMP3_OUT LPUART_RTS/LPUART_DE CLU0_O CLU1_O CLU2_O CLU3_O	ADC_IN9 EXTI1
28	20	16	-	PB2	I/O	FT	I2C1_SMBA I2C2_SMBA	EXTI2
29	21	-	-	PB10	I/O	FT	I2C1_SCL I2C2_SCL SPI2_SCK I2S2_CK TIM2_CH3	EXTI10

LQFP64	LQFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
							LPUART_TX	
30	22	-	-	PB11	I/O	FT	I2C1_SDA I2C2_SDA TIM2_CH4 LPUART_RX	EXTI11
31	23	-	16	VSS	S	-	地	
32	24	17	17	VDD	S	-	数字电源供电	
33	25	-	-	PB12	I/O	FT	SPI1_NSS I2S1_WS SPI2_NSS I2S2_WS TIM1_BKIN TIM15_BKIN I2C2_SMBA LPUART_RTS/LPUART_DE	EXTI12
34	26	-	-	PB13	I/O	FT	SPI1_SCK I2S1_CK SPI2_SCK I2S2_CK TIM1_CH1N I2C2_SCL LPUART_CTS	EXTI13
35	27	-	-	PB14	I/O	FT	SPI1_MISO I2S1_MCK SPI2_MISO I2S2_MCK TIM1_CH2N TIM15_CH1 I2C2_SDA LPUART_RTS/LPUART_DE	EXTI14
36	28	-	-	PB15	I/O	FT	SPI1_MOSI I2S1_SD SPI2_MOSI I2S2_SD TIM1_CH3N TIM15_CH1N TIM15_CH2	EXTI15 RTC_REFIN
37	-	-	-	PC6	I/O	FT	TIM3_CH1	EXTI6
38	-	-	-	PC7	I/O	FT	TIM3_CH2	EXTI7
39	-	-	-	PC8	I/O	FT	TIM3_CH3	EXTI8
40	-	-	-	PC9	I/O	FT	TIM3_CH4	EXTI9
41	29	18	18	PA8	I/O	FT	USART1_CK TIM1_CH1 RCC_MCO LPUART_RX	WKUP3 EXTI8
42	30	19	19	PA9	I/O	FT	USART1_TX	EXTI9

LQFP64	LQFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
							TIM1_CH2 TIM15_BKIN I2C1_SCL RCC_MCO LPUART_TX CAN_RX	
43	31	20	20	PA10	I/O	FT	USART1_RX TIM1_CH3 TIM17_BKIN I2C1_SDA LPUART_RX CAN_TX	EXTI10
44	32	21	-	PA11	I/O	-	USART1_CTS TIM1_CH4 I2C2_SCL CAN_RX CMP1_OUT CLU0_O CLU1_O CLU2_O CLU3_O	EXTI11
45	33	22	-	PA12	I/O	-	USART1_RTS/USART1_DE TIM1_ETR I2C2_SDA CAN_TX CMP2_OUT CLU0_O CLU1_O CLU2_O CLU3_O	EXTI12
46	34	23	21	PA13	I/O	FT	IRTIM_IROUT SWDIO CAN_RX LPUART_RX CMP3_OUT CLU0_O CLU1_O CLU2_O CLU3_O	EXTCLK2 EXTI13
47	35	-	-	PF6	I/O	FT	I2C1_SCL I2C2_SCL	EXTI6
48	36	-	-	PF7	I/O	FT	I2C1_SDA I2C2_SDA	EXTI7
49	37	24	22	PA14	I/O	FT	USART1_TX USART2_TX SWCLK CAN_TX	EXTCLK3 EXTI14

LOFP64	LOFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
							LPUART_TX CLU0_O CLU1_O CLU2_O CLU3_O	
50	38	25	23	PA15	I/O	FT	SPI1_NSS I2S1_WS USART1_RX USART2_RX TIM2_CH1 TIM2_ETR	EXTI15
51	-	-	-	PC10	I/O	FT	LPUAR_TX CLU0_O CLU1_O CLU2_O CLU3_O	EXTI10
52	-	-	-	PC11	I/O	FT	CAN_RX LPUART_RX CLU0_O CLU1_O CLU2_O CLU3_O	EXTI11
53	-	-	-	PC12	I/O	FT	CAN_TX CLU0_O CLU1_O CLU2_O CLU3_O	EXTI12
54	-	-	-	PD2	I/O	FT	TIM3_ETR LPUART_DE/LPUART_RTS	EXTI2
55	39	26	24	PB3	I/O	FT	SPI1_SCK I2S1_CK TIM2_CH2 CMP3_OUT	EXTI3
56	40	27	25	PB4	I/O	FT	SPI1_MISO I2S1_MCK TIM3_CH1 TIM17_BKIN	EXTI4
57	41	28	26	PB5	I/O	FT	SPI1_MOSI I2S1_SD I2C1_SMBA TIM16_BKIN TIM3_CH2	EXTI5
58	42	29	27	PB6	I/O	FT	I2C1_SCL USART1_TX TIM16_CH1N LPUART_TX	EXTI6
59	43	30	28	PB7	I/O	FT	I2C1_SDA	EXTI7

LQFP64	LQFP48	QFN32	QFN28	引脚名称	引脚类型 ⁽¹⁾	是否支持 5V tolerant	引脚复用功能	引脚附加功能
							USART1_RX TIM17_CH1N LPUART_RX	
60	44	31	1	BOOT0 ⁽²⁾	I		启动方式配置	
61	45	32	-	PB8	I/O	FT	I2C1_SCL TIM16_CH1 CAN_RX	EXTI8
62	46	-	-	PB9	I/O	FT	I2C1_SDA IRTIM_IROUT TIM17_CH1 SPI2_NSS I2S2_WS CAN_TX	EXTI9
63	47	0 ⁽³⁾	0 ⁽³⁾	VSS	S		地	
64	48	-	-	VDD	S		数字电源供电	

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). 默认约 50k 内部下拉电阻。

(3). QFN 封装中的引脚 0 为底部的散热焊盘。

(4). FT= 5V-tolerant, 5V 耐压。

说明:

除非特别说明，否则复位期间和复位后，所有 I/O 都设为浮空输入。

引脚复用功能，请参考“6.6 引脚复用 (AF) 功能表”。

6.6 引脚复用（AF）功能表

表 6-2 引脚复用功能表

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PA0/AIN0	-	USART1_CTS	TIM2_CH1/ TIM2_ETRIN	USART2_CTS	-	LPUART_RX/ LPUART_TX	-	COMP1_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA1/AIN1	-	USART1_RTS/ USART1_DE	TIM2_CH2	USART2_RTS/ USART2_DE	-	TIM15_CH1N	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA2/AIN2	TIM15_CH1	USART1_TX/ USART1_RX	TIM2_CH3	USART2_TX/ USART2_RX	-	-	-	COMP2_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA3/AIN3	TIM15_CH2	USART1_RX/ USART1_TX	TIM2_CH4	USART2_RX/ USART2_TX	-	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA4/AIN4	SPI1_NSS/ I2S1_WS	USART1_CK	-	USART2_CK	TIM14_CH1	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA5/AIN5	SPI1_SCK/ I2S1_CK	-	TIM2_CH1/ TIM2_ETRIN	-	-	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PA6/AIN6	SPI1_MISO/ I2S1_MCK	TIM3_CH1	TIM1_BKIN	LPUART_CTS	-	TIM16_CH1	-	COMP1_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_RX	-
PA7/AIN7	SPI1_MOSI/ I2S1_SD	TIM3_CH2	TIM1_CH1N	-	TIM14_CH1	TIM17_CH1	-	COMP2_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_TX	RCC_MCO
PA8	RCC_MCO	USART1_CK	TIM1_CH1	-	-	LPUART_RX/ LPUART_TX	-	-	-	-	-	-	-	-	-	-
PA9	TIM15_BKIN	USART1_TX/ USART1_RX	TIM1_CH2	LPUART_TX/ LPUART_RX	I2C1_SCL	RCC_MCO	-	-	-	-	-	-	-	-	CAN_RX	-
PA10	TIM17_BKIN	USART1_RX/ USART1_TX	TIM1_CH3	LPUART_RX/ LPUART_TX	I2C1_SDA	-	-	-	-	-	-	-	-	-	CAN_TX	-
PA11	-	USART1_CTS	TIM1_CH4	-	-	I2C2_SCL	-	COMP1_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_RX	-
PA12	-	USART1_RTS/ USART1_DE	TIM1_ETR	-	-	I2C2_SDA	-	COMP2_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_TX	-
PA13	CM0_SWD	IRTIM_IROUT	-	LPUART_RX/ LPUART_TX	-	-	-	COMP3_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_RX	-
PA14	CM0_SWCLK	USART1_TX/ USART1_RX	-	LPUART_TX/ LPUART_RX	-	USART2_TX/ USART2_RX	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_TX	-
PA15	SPI1_NSS/ I2S1_WS	USART1_RX/ USART1_TX	TIM2_CH1/ TIM2_ETRIN	-	-	USART2_RX/ USART2_TX	-	-	-	-	-	-	-	-	-	-

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PB0/AIN8		TIM3_CH3	TIM1_CH2N	-	-	-	-	-	-	-	-	-	-	-	-	-
PB1/AIN9	TIM14_CH1	TIM3_CH4	TIM1_CH3N	LPUART_RTS/ LPUART_DE	-	-	-	COMP3_OUT	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PB2	-	-	-	-	I2C2_SMBA	-	-	-	-	-	-	-	-	-	-	I2C1_SMBA
PB3	SPI1_SCK/ I2S1_CK	-	TIM2_CH2	-	-	-	-	COMP3_OUT	-	-	-	-	-	-	-	-
PB4	SPI1_MISO/ I2S1_MCK	TIM3_CH1	-	-	-	TIM17_BKIN	-	-	-	-	-	-	-	-	-	-
PB5	SPI1_MOSI/ I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA	-	-	-	-	-	-	-	-	-	-	-	-
PB6	USART1_TX/ USART1_RX	I2C1_SCL	TIM16_CH1N	LPUART_TX/ LPUART_RX	-	-	-	-	-	-	-	-	-	-	-	-
PB7	USART1_RX/ USART1_TX	I2C1_SDA	TIM17_CH1N	LPUART_RX/ LPUART_TX	-	-	-	-	-	-	-	-	-	-	-	-
PB8	-	I2C1_SCL	TIM16_CH1	-	-	-	-	-	-	-	-	-	-	-	CAN_RX	-
PB9	IRTIM_IROUT	I2C1_SDA	TIM17_CH1	-	-	SPI2_NSS/ I2S2_WS	-	-	-	-	-	-	-	-	CAN_TX	-
PB10	-	I2C1_SCL	TIM2_CH3	LPUART_TX/ LPUART_RX	-	SPI2_SCK/ I2S2_CK	I2C2_SCL	-	-	-	-	-	-	-	-	-
PB11	-	I2C1_SDA	TIM2_CH4	LPUART_RX/ LPUART_TX	-	-	I2C2_SDA	-	-	-	-	-	-	-	-	-
PB12	SPI1_NSS/ I2S1_WS	-	TIM1_BKIN	LPUART_RTS/ LPUART_DE	-	TIM15_BKIN	-	-	SPI2_NSS/ I2S2_WS	-	-	-	-	-	-	I2C2_SMBA
PB13	SPI1_SCK/ I2S1_CK	-	TIM1_CH1N	LPUART_CTS	-	I2C2_SCL	-	-	SPI2_SCK/ I2S2_CK	-	-	-	-	-	-	-
PB14	SPI1_MISO/ I2C1_MCK	TIM15_CH1	TIM1_CH2N	LPUART_RTS/ LPUART_DE	-	I2C2_SDA	-	-	SPI2_MISO/ I2S2_MCK	-	-	-	-	-	-	-
PB15	SPI1_MOSI/ I2S1_SD	TIM15_CH2	TIM1_CH3N	TIM15_CH1N	-	-	-	-	SPI2_MOSI/ I2S2_SD	-	-	-	-	-	-	-
PC0/AIN10	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC1/AIN11	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC2/AIN12	-	SPI2_MISO/ I2S_MCK	-	-	-	-	-	-	-	-	-	-	-	-	-	-

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PC3/AIN13	-	SPI2_MOSI/ I2S2_SD	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC4/AIN14	-	-	-	LPUART_T/ LPUART_RX	-	-	-	-	-	-	-	-	-	-	-	-
PC5/AIN15	-	-	-	LPUART_RX/ LPUART_TX	-	-	-	-	-	-	-	-	-	-	-	-
PC6	TIM3_CH1	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC7	TIM3_CH2	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC8	TIM3_CH3	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC9	TIM3_CH4	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PC10	-	-	-	LPUART_TX/ LPUART_RX	-	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	-	-
PC11	-	-	-	LPUART_RX/ LPUART_TX	-	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_RX	-
PC12	-	-	-	-	-	-	-	-	-	CLU0_O	CLU1_O	CLU2_O	CLU3_O	-	CAN_TX	-
PD2	TIM3_ETR	-	-	LPUART_RTS/ LPUART_DE	-	-	-	-	-	-	-	-	-	-	-	-
PF0	-	I2C1_SDA	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF1	-	I2C1_SCL	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF4	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF5	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF6	-	I2C1_SCL	-	-	-	-	I2C2_SCL	-	-	-	-	-	-	-	-	-
PF7	-	I2C1_SDA	-	-	-	-	I2C2_SDA	-	-	-	-	-	-	-	-	-

7 封装参数

7.1 封装尺寸

7.1.1 LQFP64 封装

LQFP64 为 10 mm x 10 mm，0.5 mm 间距的封装。

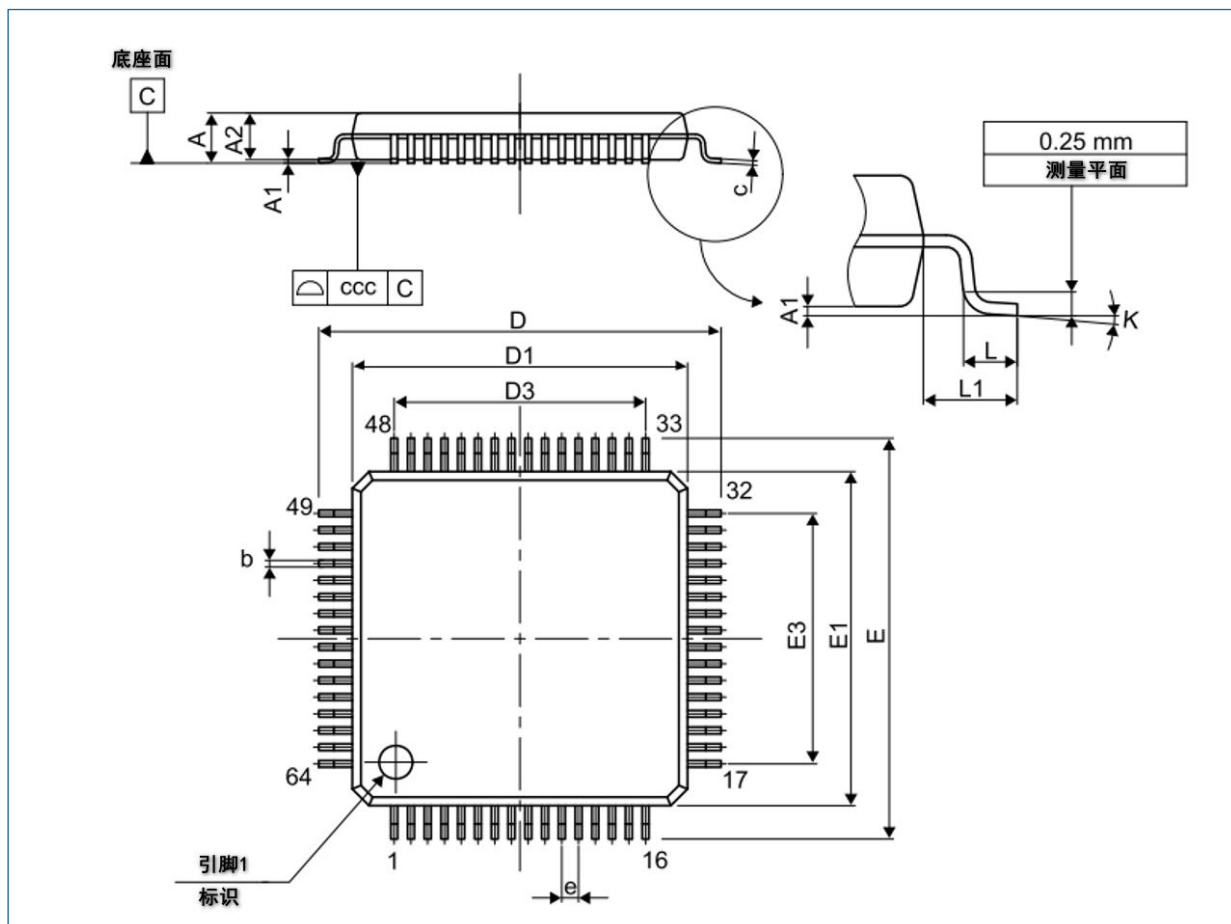


图 7-1 LQFP64 封装尺寸图

表 7-1 LQFP64 封装尺寸参数

符号	单位: mm			单位: inches ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	-	12.000	-	-	0.4724	-
D1	-	10.000	-	-	0.3937	-
D3	-	7.500	-	-	0.2953	-
E	-	12.000	-	-	0.4724	-
E1	-	10.000	-	-	0.3937	-
E3	-	7.500	-	-	0.2953	-

符号	单位: mm			单位: inches ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
e	-	0.500	-	-	0.0197	-
K	0°	3.5°	7°	0°	3.5°	7°
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
ccc	-	-	0.080	-	-	0.0031

(1). 英寸为单位的数值是从对应的毫米数值转化得到，并保留至小数点后 4 位。

7.1.2 LQFP48 封装

LQFP48 为 7 mm x 7 mm，0.5 mm 间距的封装。

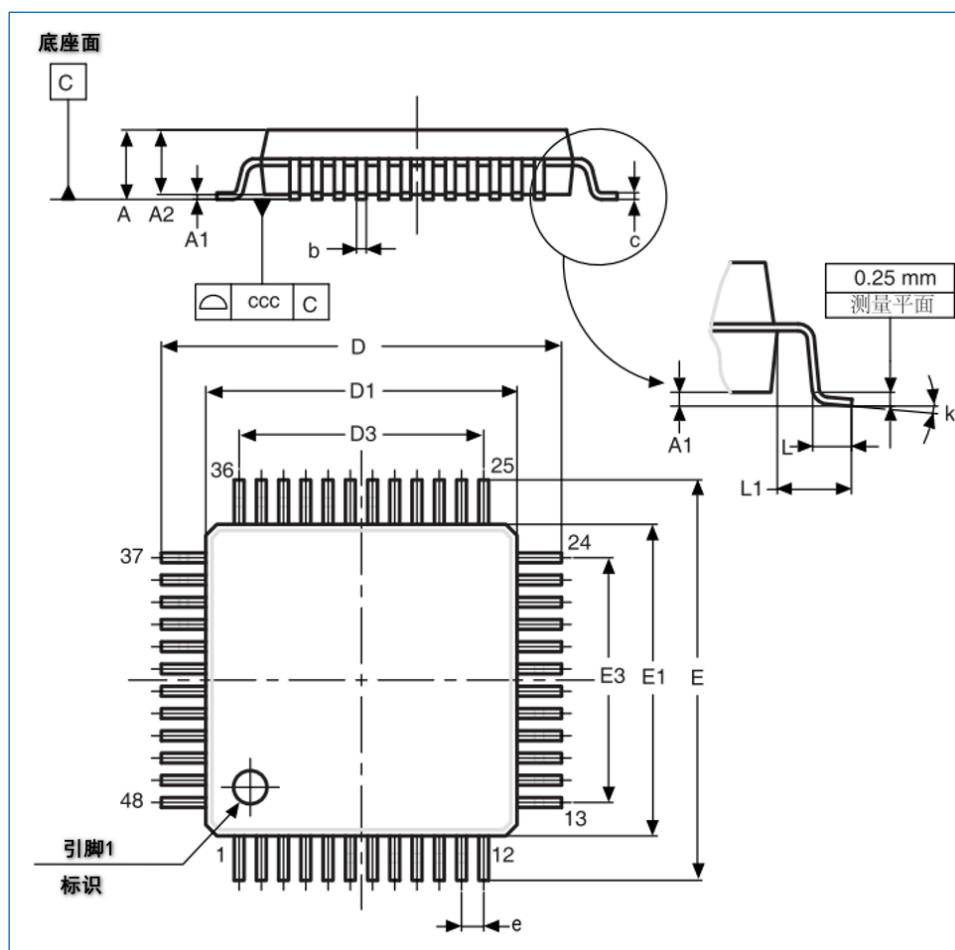


图 7-2 LQFP48 封装尺寸图

表 7-2 LQFP48 封装尺寸参数

符号	单位: mm			单位: inches ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622

符号	单位: mm			单位: inches ⁽¹⁾		
	最小值	典型值	最大值	最小值	典型值	最大值
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.500	-	-	0.2165	-
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.500	-	-	0.2165	-
e	-	0.500	-	-	0.0197	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0°	3.5°	7°	0°	3.5°	7°
ccc	0.080			0.0031		

(1). 英寸为单位的数值是从对应的毫米数值转化得到，并保留至小数点后 4 位。

7.1.3 QFN32 封装

QFN32 为 5 mm x 5 mm，0.5 mm 间距的封装。

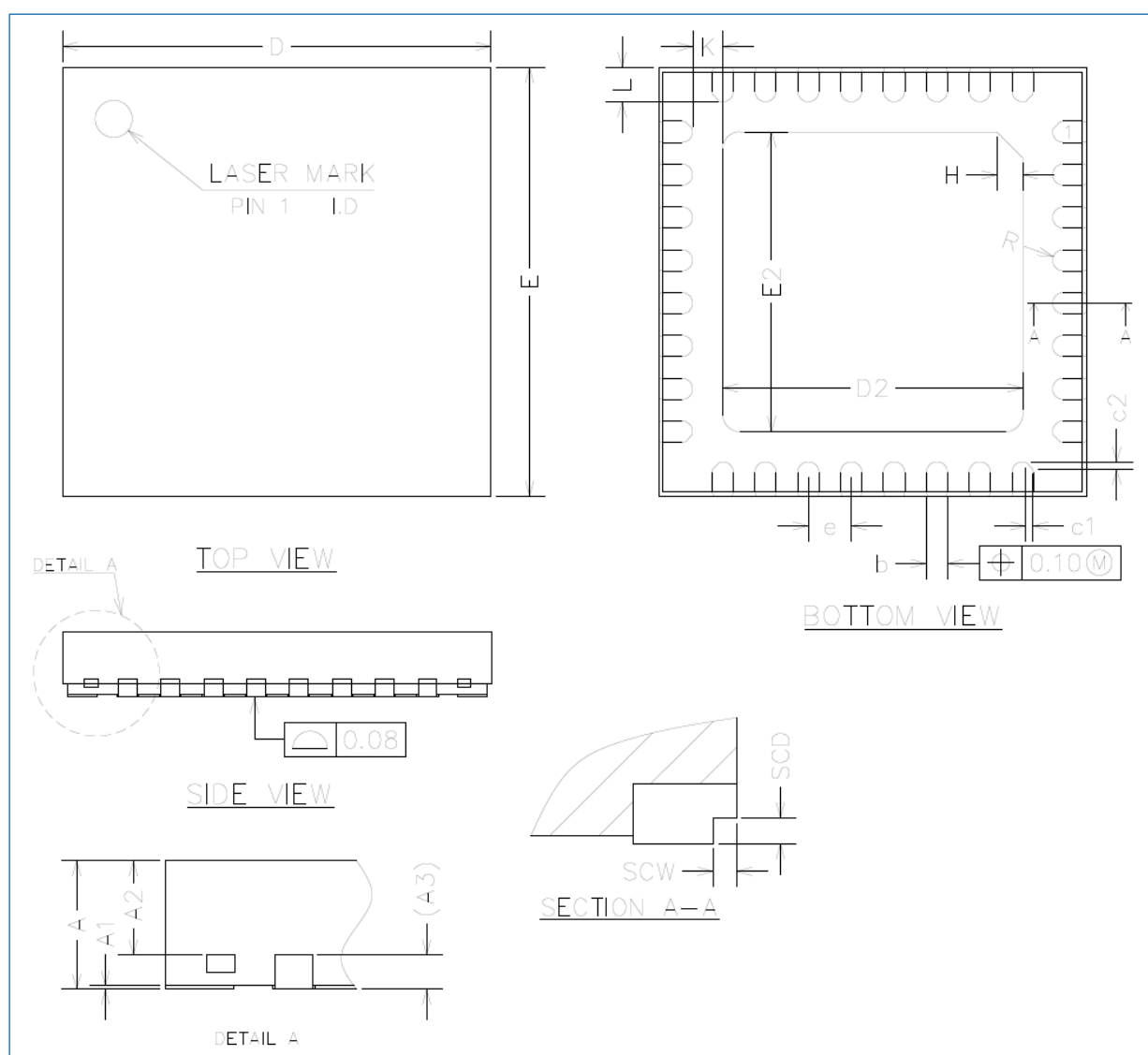


图 7-3 QFN32 封装尺寸图

表 7-3 QFN32 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20 REF ⁽¹⁾		
b	0.20	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.40	3.50	3.60
E2	3.40	3.50	3.60
e	0.40	0.50	0.60
H	0.30 REF		
K	0.35 REF		
L	0.30	0.40	0.50
R	0.09	-	-
C1	-	0.08	-
C2	-	0.08	-
SCW	0.01	-	0.09
SCD	0.08	-	0.18

(1). REF: Reference, 表示参考值。

7.1.4 QNF28 封装

QNF28 为 4 mm x 4 mm, 0.4 mm 间距的封装。

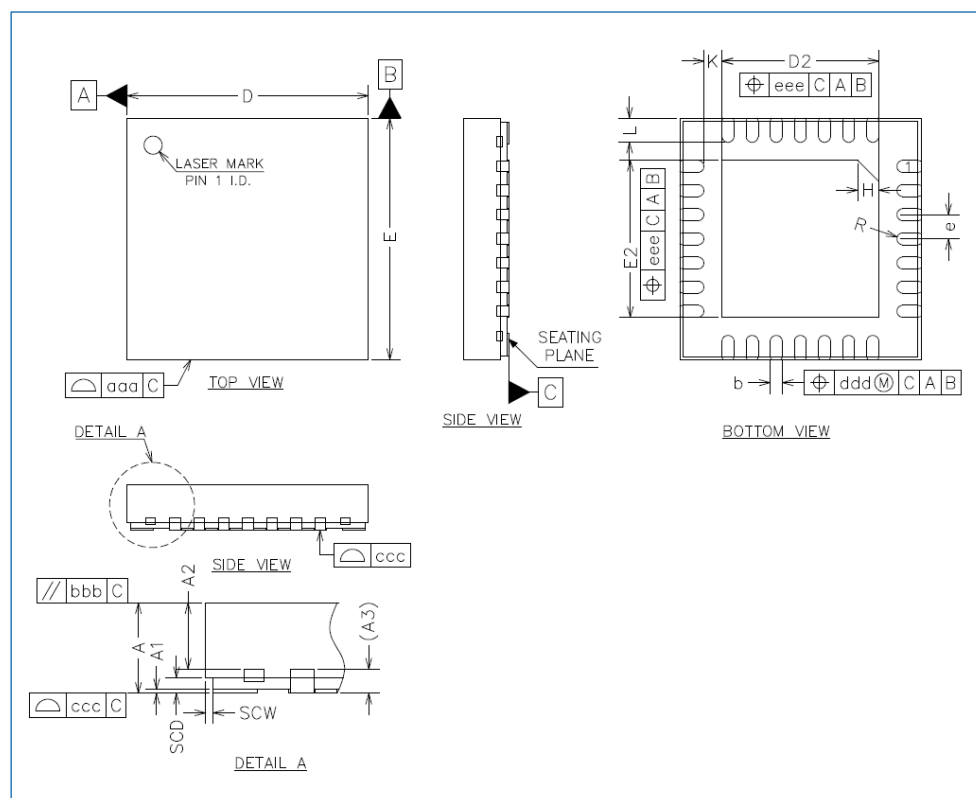


图 7-4 QNF28 封装尺寸图

表 7-4 QFN28 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20 REF ⁽¹⁾		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.50	2.60	2.70
E2	2.50	2.60	2.70
e	0.30	0.40	0.50
H	0.35 REF		
K	0.30 REF		
L	0.35	0.40	0.45
R	0.075	-	-
SCD	0.08	-	0.18
SCW	0.01	-	0.11
aaa	0.10		
bbb	0.10		
ccc	0.08		
ddd	0.10		
eee	0.10		

(1). REF: Reference, 表示参考值。

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-5 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 LQFP64 丝印

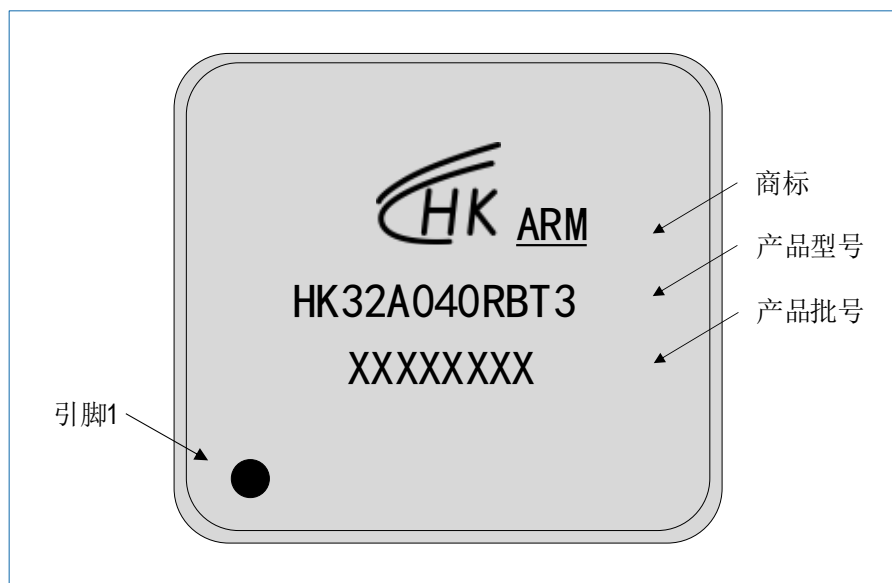


图 7-5 LQFP64 HK32A040RBT3 丝印示例

7.2.2 LQFP48 丝印

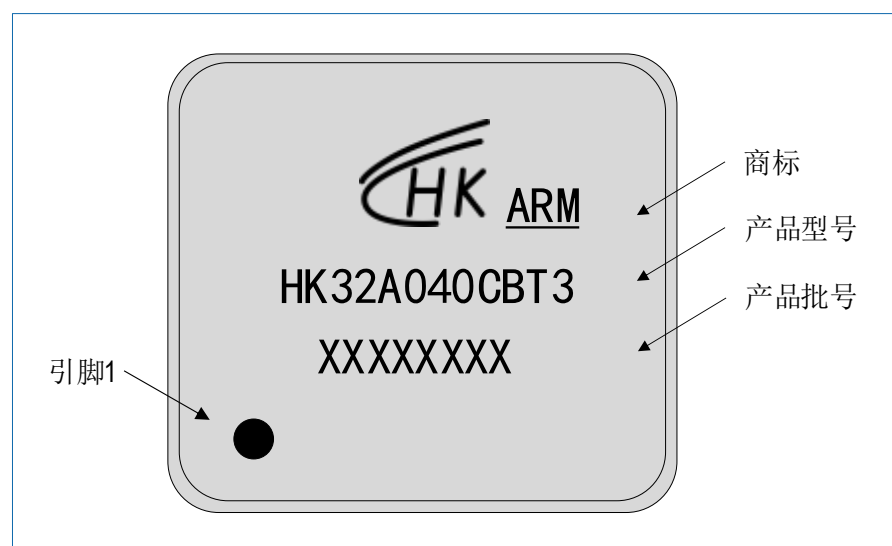


图 7-6 LQFP48 HK32A040CBT3 丝印示例

7.2.3 QFN32 丝印

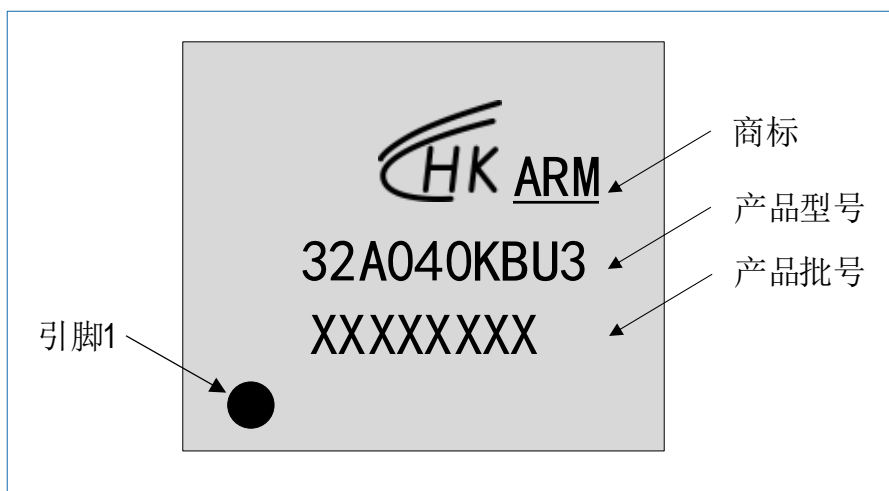


图 7-7 QFN32 HK32A040KBU3 丝印示例

7.2.4 QFN28 丝印

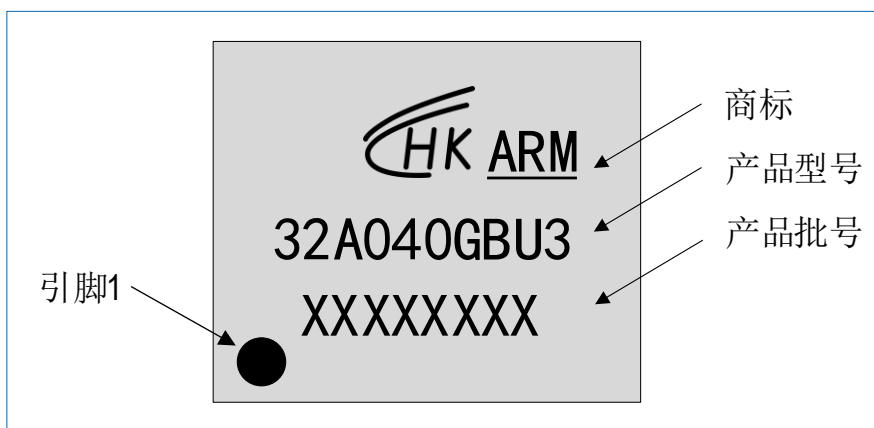


图 7-8 QFN28 H32A040GBU3 丝印示例

8 订货信息

8.1 订货代码

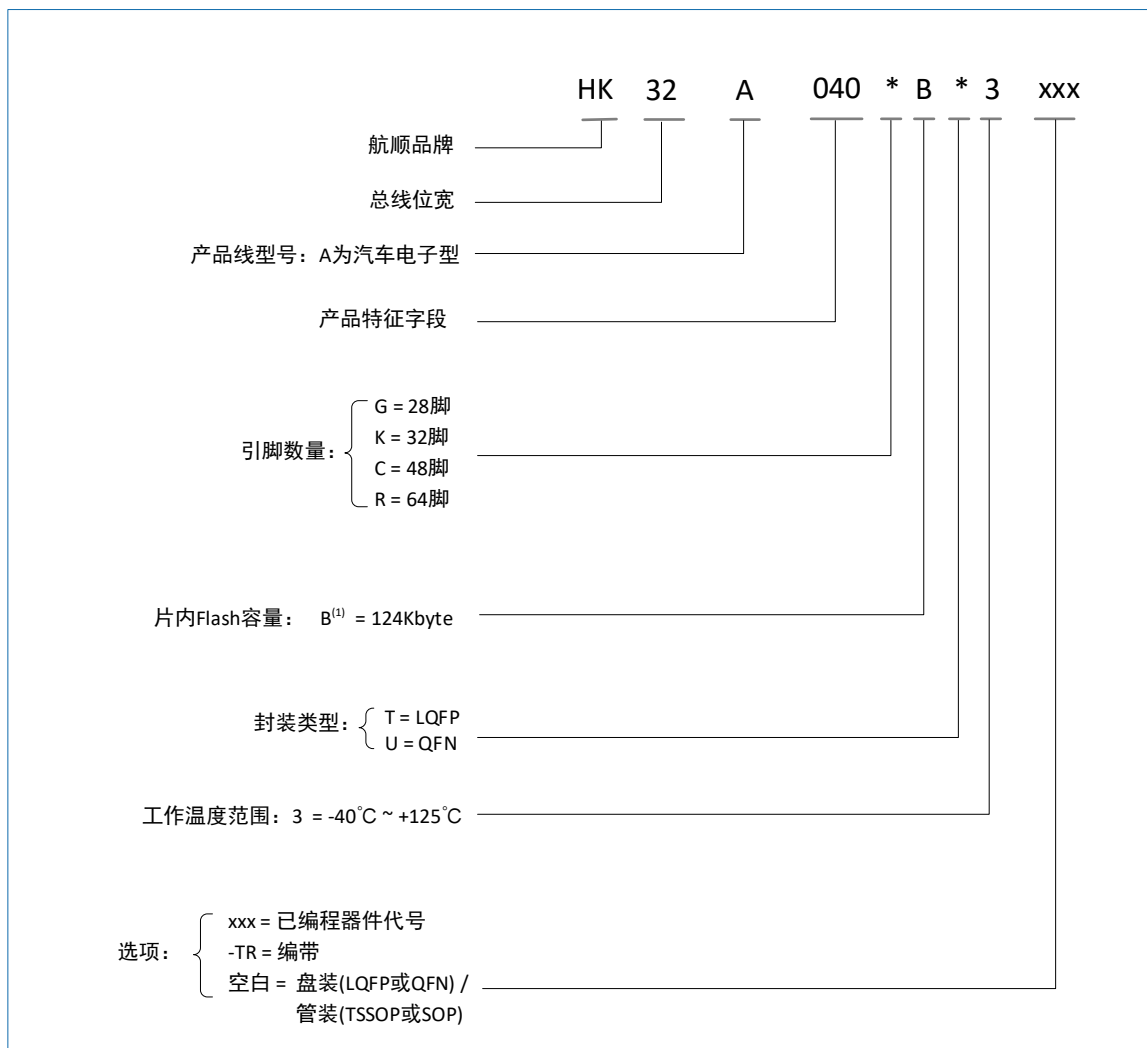


图 8-1 订货代码

8.2 订货包装

表 8-1 产品订货包装

封装	具体型号	包装	备注
LQFP64	HK32A040RBT3	盘装	-
LQFP64	HK32A040RBT3-TR	编带	-
LQFP48	HK32A040CBT3	盘装	-
LQFP48	HK32A040CBT3-TR	编带	-
QFN32	HK32A040KBU3	盘装	-
QFN32	HK32A040KBU3-TR	编带	-
QFN28	HK32A040GBU3	盘装	-
QFN28	HK32A040GBU3-TR	编带	-

9 缩略语

缩写	全称	中文描述
ADC	Analog-to-Digital Converter	模拟数字转换器
AHB	Advanced High-Performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	外围总线
AWU	Auto-Wakeup	自动唤醒
CLU	Configurable Logic Unit	可编程逻辑单元
CRC	Cyclic Redundancy Check	循环冗余校验码
CSS	Clock Security System	时钟安全系统
CTS	Clear to Send	清除发送
DMA	Direct Memory Access	直接存储器访问
EMACC	Electric Motor Acceleration	电机加速
EXTI	Extended Interrupts and Events Controller	中断和事件控制器
FT	5V-tolerant	5V 耐压
GPIO	General Purpose Input Output	通用输入输出
HSE	High Speed External (Clock Signal)	高速外部 (时钟信号)
I2C	Inter-Integrated Circuit	I2C 总线
I2S	Inter-IC Sound	I2S 总线
IWDG	Independent Watchdog	独立看门狗
LSI	Low-Speed Internal (Clock Signal)	低速内部 (时钟信号)
MCU	Microcontroller Unit	微控制单元
MSPS	Million Samples Per Second	每秒百万次采样
NVIC	Nested Vectored Interrupt Controller	嵌套矢量中断控制器
PDR	Power-Down Reset	掉电复位
PLL	Phase Locked Loop	锁相环
POR	Power-On Reset	上电复位
PPM	Parts per Million	百万分之一
PWM	Pulse Width Modulation	脉宽调制
RCC	Reset and Clock Control	复位时钟控制
RISC	Reduced Instruction Set Computing	精简指令集计算机
RTS	Request to Send	请求发送
SPI	Serial Peripheral Interface	串行外设接口
SRAM	Static Random Access Memory	静态随机存储器
SWD	Serial Wire Debug	串行线调试
USART	Universal Synchronous Asynchronous Receiver Transmitter	通用同步/异步收发器
WWDG	Window Watchdog	窗口看门狗

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

顾客认可本公司的产品的设计、生产的目不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权©深圳市航顺芯片技术研发有限公司 2015-2023

深圳市航顺芯片技术研发有限公司

联系电话：0755-83247667

網址: www.hsxp-hk.com

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [ARM Microcontrollers - MCU](#) category:

Click to view products by [HK](#) manufacturer:

Other Similar products are found below :

[R7FS3A77C2A01CLK#AC1](#) [MB96F119RBPMC-GSE1](#) [MB9BF122LPMC-G-JNE2](#) [MB9BF529TBGL-GE1](#) [XMC4500-E144F1024 AC](#)
[EFM32PG1B200F128GM48-C0](#) [26-21/R6C-AT1V2B/CT](#) [5962-8506403MQA](#) [STM32F769AIY6TR](#) [EFM32PG1B100F256GM32-C0](#)
[EFM32PG1B200F256GM32-C0](#) [EFM32PG1B100F128GM32-C0](#) [STM32F779AIY6TR](#) [CY8C4125FNI-S433T](#) [CY8C4247FNQ-BL483T](#)
[CY8C4725LQI-S401](#) [S6J336CHTBSC20000](#) [STM32C011F6U6TR](#) [STM32F413VGT6TR](#) [STM32U575VGT6](#) [STM32U575ZGT6](#)
[STM32WB15CCU6](#) [CY8C4146AZQ-S423](#) [CY8C4125LQI-S423T](#) [CY8C6347LQI-BLD52](#) [CY9BF121JPMC-G-JNE2](#) [CY8C4025LQI-S401T](#)
[CY8C4025LQI-S412T](#) [GD32F407IGH6](#) [GD32F103ZKT6](#) [GD32F405VGH6](#) [GD32F103TBU6](#) [GD32F205RET6](#) [GD32F207ZCT6](#)
[GD32F207ZGT6](#) [GD32F310K6T6](#) [GD32F407ZGT6](#) [TLE9842QX](#) [ATSAMC21G17A-MZTVAO](#) [ATSAMC21E16A-AZ](#) [LPC1778FBD144K](#)
[LPC11U68JBD48K](#) [LPC1112FHI33/102](#) [LPC1764FBD100K](#) [LPC4357FET256](#) [LPC5506JHI48EL](#) [FS32K146HFT0MLQT](#)
[MKE02Z64VLD4R](#) [FS32K116LFT0VLFT](#) [FS32K144HAT0MLHR](#)